BAB IV
KEGIATAN YANG MENJADI TOPIK PELAPORAN

PERPUSTAKAAN UNIKOM

4.1. Landasan Teori

4.1.1. Radioaktifitas

Radioaktifitas didefinisikan sebagai zat radioaktif, yaitu zat yang inti atomnya mempunyai reaksi spontan untuk berubah, prosesnya disebut peluruhan, termasuk dalam radiasi ini adalah radiasi alpha (α), betha (β^-), betha (β^+), dan gamma (γ). Radiasi dapat juga berasal dari hasil proses interaksi antara radiasi dengan atom lain.

4.1.2. Sistem Antarmuka

Slot Ekspansi IBM Personal Computer (PC)

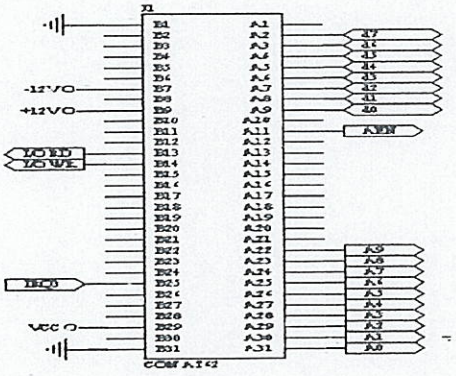
Ada delapan slot ekspansi yang identik pada IBM PC-XT/AT yang dapat dihubungkan dengan kartu antarmuka.

Masing-masing slot IBM PC-AT dibedakan atas dua kelompok :

a. 62 pin sinyal dengan kode A1 – A31 (kanan) dan B1 – B31 (kiri).

b. 36 pin sinyal dengan kode C1 – C18 (kanan) dan D1 – D18 (kiri)

Sedangkan slot IBM PC-XT hanya mempunyai slot 62 pin sinyal, setiap slot IBM PC-XT memiliki 62 pin yang terdiri atas 8 jalur data dua arah, 20 jalur bus alamat, 6 level interupsi, sinyal-sinyal kontrol untuk memori I/O, sinyal clock dan pewaktuan, serta catu daya +5V, -5V, +12V, dan –12V. Gambar 2.2 memperlihatkan secara lengkap Slot Ekspansi IBM PC-XT.



Gambar 4.1 Slot Ekspansi IBM PC-XT

Keterangan gambar :

OSC *(Oscilator)*

Saluran sinyal keluaran osilator dari CPU dengan frekuensi clock 14,31818 MHz dan periodanya 70 ns dengan daur aktif 50%. Sinyal ini merupakan *high frekuensi signal* dan semua sinyal pewaktu berasal dari sinyal ini.

CLK (Clock)

Merupakan clock system dengan frekuensi 4,777 MHz (PC-XT) dengan duty cycle 30%.

RESET DRV

Reset driver digunakan untuk inisialisasi pada saat komputer dinyalakan merupakan keluaran reset aktif tinggi yang dapat digunakan oleh peralatan I/O.

A0 – A19

Bus ini digunakan untuk pengalamatan memori dengan 20 bit masukan / keluaran memungkinkan pengalamatan sebesar 1 M byte. A0 merupakan bit terendah (LSB) dan A19 merupakan bit tertinggi (MSB). Semua bit aktif bila berlogika 1.

D0 – D7

Merupakan bus data dengan lebar 8 bit, mempunyai aktif tinggi (berlogika 1) dipergunakan untuk membawa data dari luar ke memori pada I/O dan CPU.

ALE *(Address Latch Enable)*

Berfungsi untuk menginformasikan bahwa alamat prosessor telah dikunci (*latch*) oleh *bus controller.*

I/O CHECK (I/O *Channel Check*)

Merupakan sinyal masukan untuk memberitahu adanya kesalahan paritas pada memori atau peralatan I/O mempunyai aktif rendah.

I/O CHRDY (I/O *Channel Ready*)

Merupakan sinyal masukan untuk meminta perpanjangan siklus memori atau siklus I/O (maksimum 10 pulsa) mempunyai aktif rendah.

IRQ1 – IRQ7 (*Interupt Request*)

Merupakan sinyal masukan untuk perintah interupsi dengan cara menaikan level 0 ke 1 dan menahannya sampai sinyal acknowledge.

IOW (I/O *Write*)

Mempunyai aktif rendah yang berfungsi untuk menunjukkan bahwa bus alamat berisi alamat peralatan I/O dan bus data yang berisi data untuk dituliskan pada peralatan I/O

IOR (I/O *Read*)

Merupakan sinyal yang menunjukkan bahwa bus data berisi data dari peralatan I/O dan bus alamat berisi alamat I/O.

MEMR/MEMW (*Memory read/Memory Write*)

Sinyal keluaran untuk menandakan adanya operasi baca/tulis pada memori (aktif rendah)

T/C (*Terminal Count*)

Sinyal keluaran yang menghasilkan pulsa pada setiap akhir tranfer DMA.

DRQ1 – DRQ3 (*Direct Memory Access Request*)

Sinyal masukan untuk meminta pelayanan DMA (aktif tinggi). Dan sinyal ini harus dipertahankan tetap tinggi sampai sinyal DACK aktif.

DACK0 – DACK3 (DMA *Acknowladge*)

Sinyal DMA *acknowladge* memberitahukan bahwa proses DMA telah selesai dilakukan.

CARD SELECT

Sinyal masukan yang menandakan adanya *acknowledge* dari *card* pada slot nomor 8.

AEN (Address Enable)

Bila sinyal ini dalam keadaan tinggi berarti sinyal alamat pada bus alamat berasal dari DMA controller bukan dari prosssor.

POWER SUPPLY

Pada slot ini terdiri atas 4 level tegangan yaitu :

+ 5V DC $\pm$ 5% (kaki B3 dan B2)

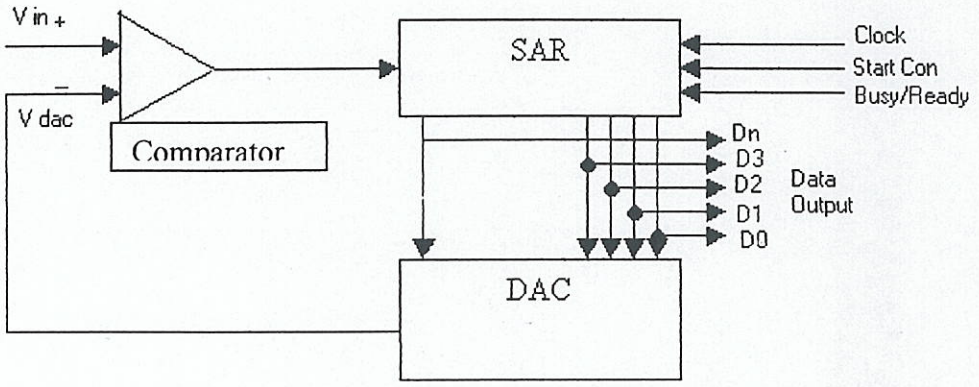
- 5V DC $\pm$ 10% (kaki B5)

+ 12V DC $\pm$ 5% (kaki B9)

- 12V DC $\pm$ 10% (kaki B7)

ADC 0809

ADC mengubah sinyal analog menjadi sinyal digital. Sinyal yang keluar dari CAM berupa sinyal analog. Supaya sinyal tersebut dapat diolah oleh komputer, maka harus diubah menjadi sinyal digital. ADC digunakan untuk mengubah sinyal analog menjadi sinyal digital. Metoda yang digunakan yaitu metoda pendekatan berurut (*successive approximation method*) karena metoda ini yang dipakai pada rancang bangun yang dibuat, seperti gambar di bawah :



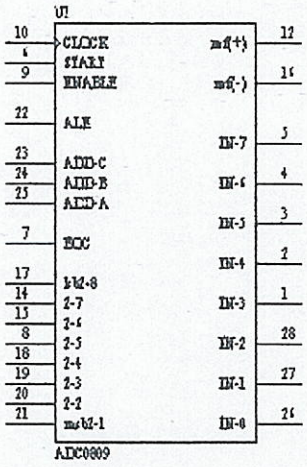
Gambar 4.2 Diagram Blok ADC Pendekatan Berurut (SAR)

Dari gambar 4.2 terlihat bahwa ada tiga bagian utama yang membentuk ADC seperti ini, yaitu :

1. Sebuah konverter D/A (DAC)
2. Sebuah komparator
3. Sebuah SAR (successive approximation register)

Komparator akan membandingkan tegangan yang masuk (Vin) dengan tegangan dari DAC (Vdac). Apabila Vin lebih besar dari Vdac, keluaran komparator berlogik tinggi, sebaliknya bila Vin lebih kecil dari Vdac keluaran komparator akan berlogik rendah. Logik keluaran komparator akan dipertahankan pada keluaran SAR ke DAC untuk perbandingan selanjutnya.

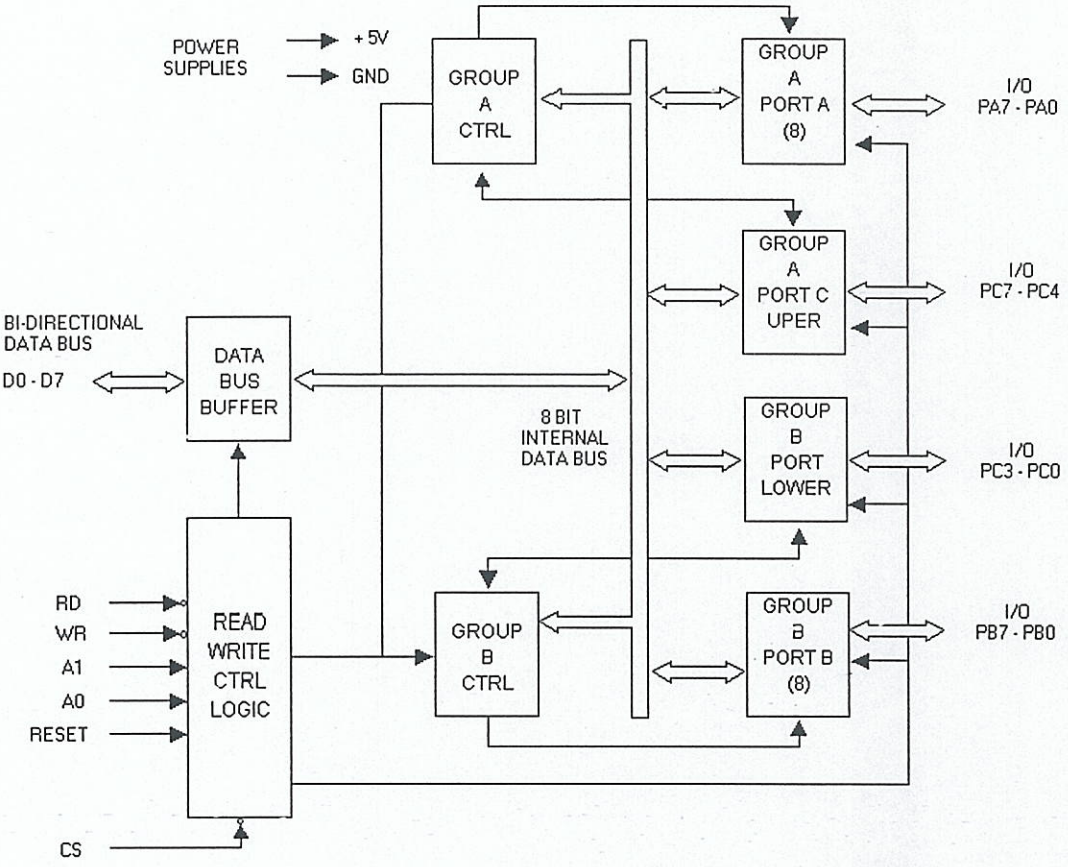
Perbandingan yang dilakukan SAR terjadi secara per bit dimulai dari bit yang tertinggi (MSB) hingga bit terendah (LSB) sedemikian rupa sehingga keluaran DAC (Vdac) akan mempunyai nilai yang paling dekat terhadap Vin.



Gambar 4.3 Konfigurasi ADC 0809

Antarmuka Jenis PPI 8255

Komponen antar muka jenis 8255 biasa disebut PPI (Programmable Peripheral Interface). Fungsi dari PPI 8255 yaitu untuk mengambil data dari CAM dan diolah dikomputer. Untuk mengolah data tersebut digunakan perangkat lunak. Perangkat lunak yang digunakan dalam bahasa PASCAL. Gambar 4.4 menunjukkan blok diagram PPI 8255.



Gambar 4.4 Blok diagram PPI 8255

Keterangan gambar :

D0 – D7 : Data bus

Reset : Pin bila diberi logika '1' maka akan kembali pada keadaan semula.

CS : Pin ini bila diberi logika '0' maka PPI 8255 aktif

RD : Pin ini bila diberi logika '0' maka CPU bisa membaca data pada PPI 8255

WR : Pin ini bila diberi logika '0' maka memungkinkan CPU untuk memberi perintah pada PPI 8255

A0 – A1 : Pin untuk alamat di CPU yang pengaktifannya dihubungkan dengan CS

PA0 – PA7 : 8 bit saluran masukan atau keluaran untuk port A

PB0 – PB7 : 8 bit saluran masukan atau keluaran untuk port B

PC0 – PC7 : 8 bit saluran masukan atau keluaran untuk port C

PPI 8255 mempunyai 3 saluran keluaran atau masukan (port A, B, dan C). Port A dan port B mempunyai 8 bit saluran sedangkan untuk port C dibagi dua yaitu 4 bit untuk rendah (lower) grup B dan 4 bit untuk tinggi (upper) grup A. Ketiga port ini dibagi menjadi dua grup (grup A dan grup B). Masing-masing saluran (port) pada Ppi 8255 dapat dipergunakan sesuai mode operasinya.

Pengontrolan PPI 8255

Didalam PPI 8255 ada 4 register yang direalisasikan untuk operasi dasar (basic operation).

Tabel 4.1 Operasi Dasar (*basic operation*)

A1	A0	RD	WR	CS	Operasi input (Read)
0	0	0	1	0	Port A→ Bus Data
0	1	0	1	0	Port B → Bus Data
1	0	0	1	0	Port C → Bus Data
					Operasi Output (Write)
0	0	1	0	0	Bus Data → Port A
0	1	1	0	0	Bus Data → Port B
1	0	1	0	0	Bus Data → Port C
1	1	1	0	0	Bus Data → Control
					Fungsi disable
X	X	X	X	1	Bus Data → 3 State
1	1	0	1	0	Kondisi Ilegal
X	X	1	1	0	Bus Data → 3 State

Register control hanya dapat ditulis tetapi tidak dapat dibaca. Pada PPI 8255 terdapat 3 macam mode operasi yaitu :

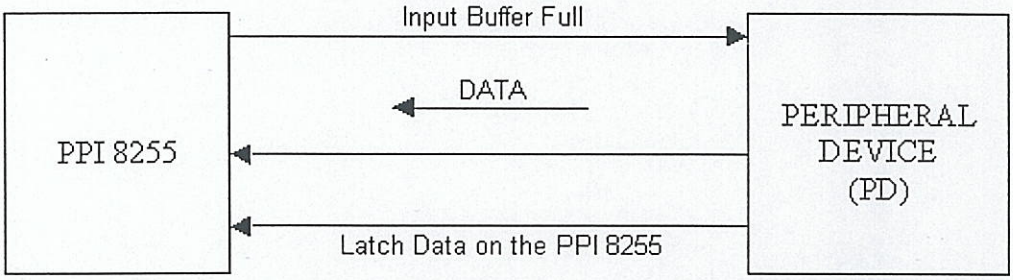
1. Mode 0 (basic Input/Output)

Pada PPI 8255 mempunyai 16 kemungkinan pada kombinasi input/output yaitu seperti terlihat pada gambar 4.5, tanda panah keluar semuanya artinya pada mode ini PPI 8255 sedang melakukan operasi pembacaan pada semua saluran portnya. Tanda panah kedalam berarti PPI 8255 sedang melakukan pembacaan data dari luar sedangkan

tanda panah keluar berarti PPI 8255 mengirim perintah keluar (menulis) untuk port tertentu, pada mode 0, port A dan port B dapat digunakan sebagai input maupun output.

1. Mode 1 (Simple Strobe Input/Output)

Simple strobe input/output adalah suatu bentuk komunikasi dua arah (handshaking) yang artinya pada PPI 8255 port A dan port B dapat digunakan untuk proses keluaran masukan. CPU menulis data ke alat peripheral harus melalui jalur handshake PPI, lalu PPI akan menginformasikan bahwa jalur handshake dapat mengirim data.



Gambar 4.5 Alat Pheripheral Mengirim Data ke PPI 8255

Alat pheripheral diberi strobe = 0 (aktif) maka data yang di buffer akan penuh, untuk mencegah data yang berlebihan maka diberi strobe = 1, data pada buffer akan mengkalkulasi secara logic dan mengaktifkan INTR (interrupt request) = 0 supaya langsung diproses oleh CPU INTR = 1 berarti proses CPU dihentikan dan menunggu alat peripheral membaca data kembali yang ditandai dengan mengeluarkan tanda Acknowladge (Ack) = 0 kemudian mengidentifikasikan bahwa data telah dibaca dan buffer keluaran menjadi kosong OBF = 1, kemudian memberikan interrupt pada CPU bahwa siap untuk mengirimkan data ke PPI 8255.

2. Mode 2 PPI 8255

Ada dua jenis mode 2 yaitu :

a. Satu jabat tangan masukan keluaran (Single Handshake Input Output)

Contohnya pada komunikasi data antara CPU dan printer. CPU mengeluarkan sinyal strobe ke printer, printer mengeluarkan jawaban (Acknowladge) bahwa printer telah menerima data dari CPU. Percakapan antara CPU dan printer membentuk suatu protokol jabat tangan masukan keluaran.

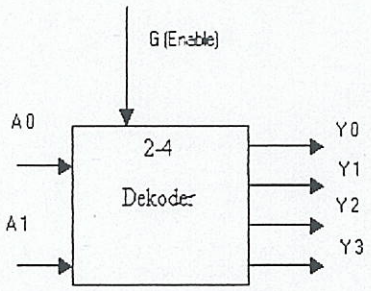
b. Jabat tangan ganda data masukan (Double Handshake Data Transfer)

Apabila komunikasi antara CPU dengan alat peripheral perlu ditingkatkan, maka digunakan protokol jabat tangan ganda. Misalkan CPU siap mengirim data (STB = 0)

alat peripheral siap (ACK = 1) selanjutnya CPU memberikan tanda mengenai data yang dikirim (STB = 1) lalu penerima (alat peripheral) menerima datanya (ACK = 0) dan siap menerima data yang lainnya dari CPU. Sebelum menggunakan ketiga mode pada PPI 8255 hal yang sangat penting adalah memasukkan kode kontrol ke dalam kontrol register (register control) terlebih dahulu.

4.1.3. Rangkaian Dekoder

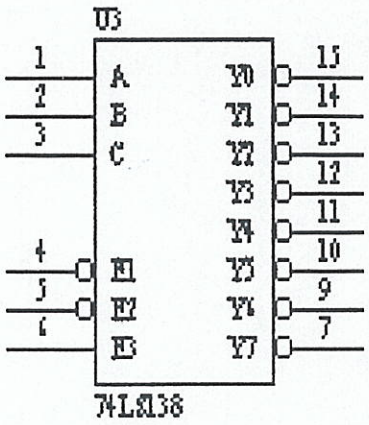
Dekoder adalah rangkaian logika yang mengubah masukan tersandi menjadi mutually exclusive output, dan pada satu saat hanya satu diantaranya yang aktif. Sebuah dekoder dengan masukan n-bit mempunyai jumlah keluaran sebanyak 2^n jalur, dan jalur yang lain dikenal sebagai *enable* (EN) dan keping *select* (CS) biasanya dinyatakan sebagai masukan G digunakan untuk mengaktifkan piranti. Enable biasanya aktif rendah (EN atau CS), yaitu logika 0 diperlukan untuk meng*enable* atau memilih piranti. Setiap masukan dapat berupa logika 0 atau logika 1. Gambar 4.6 memperlihatkan diagram dari dekoder 2 jalur ke 4 jalur.



Gambar 4.6 Diagram Dekoder

Dekoder Biner 74LS138

Dekoder biner adalah jenis dekoder yang mempunyai keluaran (Q) rendah (L), dikemas oleh pabrik dalam kemasan IC TTL (*Intergated Circuit Transistor Transistor Logic*). Dip 16 pena didalamnya ada dua set dekoder biner, dapat dilihat pada gambar 4.7



Gambar 4.7 Konfigurasi Pin dekoder

Tabel 4.2 Tabel Fungsi 74LS 138

INPUT					OUTPUT							
ENABLE		SELECT										
E3	E	C	B	A	$\overline{Y0}$	$\overline{Y1}$	$\overline{Y2}$	$\overline{Y3}$	$\overline{Y4}$	$\overline{Y5}$	$\overline{Y6}$	$\overline{Y7}$
X	1	X	X	X	1	1	1	1	1	1	1	1
0	X	X	X	X	1	1	1	1	1	1	1	1
1	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	0

Untuk melengkapi rangkaian dekoder yang dibuat ditambahkan beberapa gerbang logika gerbang 'Nand' 4 masukan.

4.1.4. Gerbang Nand 4 Masukan

Gerbang AND, OR, dan NOT merupakan tiga rangkaian dasar yang dapat menghasilkan semua rangkaian digital. Gerbang NAND ialah suatu NOT AND, atau suatu fungsi AND yang dibalik. Simbol logika standar untuk gerbang NAND digambarkan pada gambar 4.8 *Gelembung pembalik kecil* (lingkaran kecil) pada ujung kanan dari simbol berarti sebagai pembalik AND.



Gambar 4.8 Simbol logika gerbang NAND

Gambar 4.3 Tabel Kebenaran Untuk Gerbang AND dan NAND

MASUKAN		KELUARAN	
B	A	AND	NAND
0	0	0	1
0	1	0	1
1	0	0	1
1	1	1	0

Gerbang NAND biasa digunakan pada industri dan digunakan secara luas dalam semua perlengkapan digital. Gerbang NAND keluaran RENDAH bila semua masukan TINGGI. Kolom keluaran pada tabel 4.3 memperlihatkan bahwa *hanya* baris 4 dalam tabel kebenaran NAND menghasilkan suatu keluaran 0 sedang semua baris lain menghasilkan 1.

4.2. Analisa Sistem Interface ADC 0809 Pendeteksi Radioaktif

4.2.1. Wujud Fisik

Sistem dibuat dengan fisik berupa PCB True Hole yang berisi beberapa IC dimana IC tersebut mempunyai fungsi yang berbeda. Wujud fisik secara lengkap dari alat yang dirancang diperlihatkan pada lampiran dimana alat tersebut dalam pengopreasiannnya secara langsung di masukkan pada slot IBM PC.

Sistem antarmuka ini dapat dihubungkan ke IBM PC XT/AT dengan menggunakan DB9. pada sistem antarmuka ini rentang masukan ke ADC yang diperkenankan adalah antara 0 Volt sampai 5 Volt. Sedangkan sumber daya untuk sistem ini menggunakan AC 220 Volt dari jala-jala PLN.

Pada prinsipnya sistem antarmuka ini dipakai untuk memonitor tegangan analog dan mengkonversi sinyal yang keluar dari sensor dengan menggunakan ADC sehingga menjadi keluaran sinyal digital yang dapat diterima oleh komputer IBM PC XT/AT. Perancangan sistem berpedoman pada gambar 5.1 tentang diagram blok sistem antarmuka pendeteksi radioaktif yang direncanakan. Sistem ini terdiri dari ADC 8 bit dengan 4 kanal masukan yang dapat dimultipleks yang berfungsi sebagai konverter isyarat analog ke digital dan seleksi kanal masukan, pendeteksi pulsa masukan untuk mengontrol start konversi, Port I/O (masukan dan keluaran) berfungsi sebagai antarmuka masukan dan keluaran data paralel ke IBM PC, dan dekoder alamat

berfungsi sebagai pengawal sandi alamat untuk menghindari tumpang tindih pengalamatan oleh CPU.

Sehubungan dengan waktu kedatangan pulsa yang temporar, perlu dilakukan sinkronisasi kedatangan pulsa dengan pengkonversian oleh ADC dan pembacaan data oleh komputer. Untuk itu perlu dirancang agar inisiatif konversi berasal dari pulsa masukan, dan pembacaan data hasil konversi oleh komputer dilakukan setelah menerima interupsi dari ADC.

Cara kerja sistem secara global direnanakan sebagai berikut ; setiap kali datang pulsa masukan, peneteksi pulsa masukan akan membangkitkan sinyal star konversi kepada ADC. Setelah waktu konversi selesai, sinyal status EOC akan menginterupsi mikroprosesor. Dalam layanan interupsi, mikroprosesor akan mengirimkan sinyal kontrol high ke Port C.0, membaca data ADC dari Port A, mengirimkan sinyal kontrol low ke Port C.0. sinyal kontrol yang diberikan oleh mikroprosesor dimaksudkan agar selama pembacaan data ADC, pulsa yang datang diabaikan.

4.2.2. Unit Antarmuka Masukan

Pengubah Analog ke Digital

Komponen yang digunakan untuk mengubah isyarat analog ke digital adalah ADC 0809 dengan resolusi rendah, 8 bit. Dipilihnya ADC ini karena selain banyak tersedia dipasaran dengan harga terjangkau, ADC ini memiliki delapan masukan analog yang dapat diseleksi.

Dalam sistem pendeteksi radioaktif yang dibangun, ADC 0809 dioperasikan secara tand alone, yaitu proses mulai konversi dan keluaran data dilakukan tanpa pengontrolan dari mikroprosesor. Start konversi output enable dilakukan oleh keluaran pulsa EOC. Selama pulsa EOC tinggi data keluaran tetap valid sampai ada pulsa mulai konversi baru. Pengontrolan dari mikroprosesor hanya dilakukan ketika menerima interupsi akhir konversi untuk memutuskan keluaran monostabil melalui kontrol clear dari PC0 PPI 8255.

ADC 0809 membutuhkan sumber frekuensi clock eksternal yang stabil untuk dapat bekerja dengan baik. Frekuensi clock yang digunakan adalah 1 MHz. Untuk menghasilkan frekuensi ini, digunakan sebuah kristal 4 MHz dalam rangkaian multivibrator menggunakan gerbang inverter 74LS04. frekuensi 4 MHz yang dihasilkan multivibrator dikenakan ke pin Counter Up pencacah 74LS193, dengan konfigurasi pembagi 4 melalui keluaran pin QB diperoleh frekuensi keluaran 1 MHz.

Skala penuh (FS) konverter ditentukan oleh nilai tegangan referensi yang dikenakan ke pin Vref. Ketetapan skala pengukuran dijamin dengan memberi stabilisasi tegangan referensi menggunakan IC LM336/5V. Rangkaian stabilisasi dengan IC ini menyediakan sebuah resistor variabel multiturn 10K untuk dapat mengadakan kalibrasi dengan teliti tepat pada 5 Volt.

Pengujian ADC 0809 dilakukan dengan memberikan tegangan masukan yang bervariasi pada terminal masukan ADC, pengukuran tegangan dilakukan dengan menggunakan voltmeter digital dengan skala m Volt. Hasil dari pengukuran dapat dilihat pada lampiran.

Dari data tersebut dapat diperoleh persamaan garis fungsi tegangan masukan ADC terhadap data keluaran hasil konversi ADC dengan menggunakan persamaan garis $y = m_t x + n_t$, dimana :

$$m_t = \frac{N\sum x_i y_i) - \sum x_i \sum y_i}{N\sum x_i^2 - (\sum x_i)^2}$$

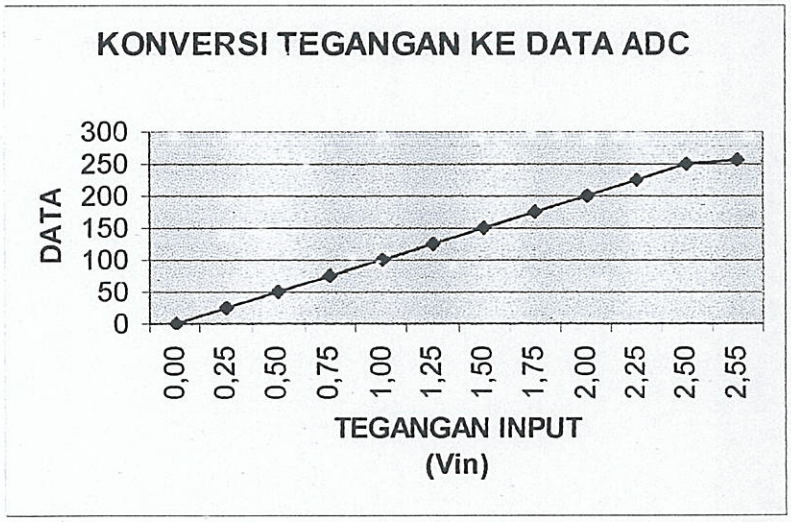
Dan

$$n_t = \frac{\sum x_i^2 - \sum x_i \sum (x_i y_i)}{N\sum x_i^2 - (\sum x_i)^2}$$

dengan memasukan data dari lampiran diperoleh harga $m_t = 102$ dan $n_t = 1.5$ sehingga hasil data terhadap tegangan masukan ADC dinyatakan dengan persamaan :

$$\text{Data konversi ADC} = 102 \,.\, V_{in} + 1.5$$

Persamaan diatas memiliki harga koefisien kolerasi ® = 0.9989 dengan grafik linieritas ADC berdasarkan persamaan di atas adalah



Gambar 4.9 Grafik Pengujian Linieritas ADC

Pendeteksi Isyarat Masukan

Sinyal start konversi diberikan ke pin START ADC setiap kali ada isyarat masukan. Untuk itu diperlukan rangkaian yang mendeteksi isyarat masukan, kemudian membangkitkan sinyal aktif tinggi dengan lebar minimum tertentu. Ide dasarnya adalah setiap kali ada pulsa masukan, berarti ada perubahan tegangan (tebing naik), harus dibangkitkan pulsa aktif tinggi. Hal ini dapat direalisasikan dengan sebuah monostabil. Tetapi karena untuk mentriger monostabil diperlukan pulsa picu dengan level TTL (5 Volt), sedangkan isyarat masukan bervariasi antara 0 hingga 5 volt.

Untuk mengatasinya ditambahkan sebuah komparator yang akan membangkitkan tegangan 5 volt setiap ada selisih tegangan pada kedua masukannya. Dengan komparator ini, amplitudo pulsa masukan yang kecil pun akan mampu memicu monostabil. Komparator yang digunakan adalah LM319 karena mempunyai waktu respons kecil (80 ns), dan tegangan catunya sesuai dengan yang disediakan oleh slot IBM PC XT/AT.

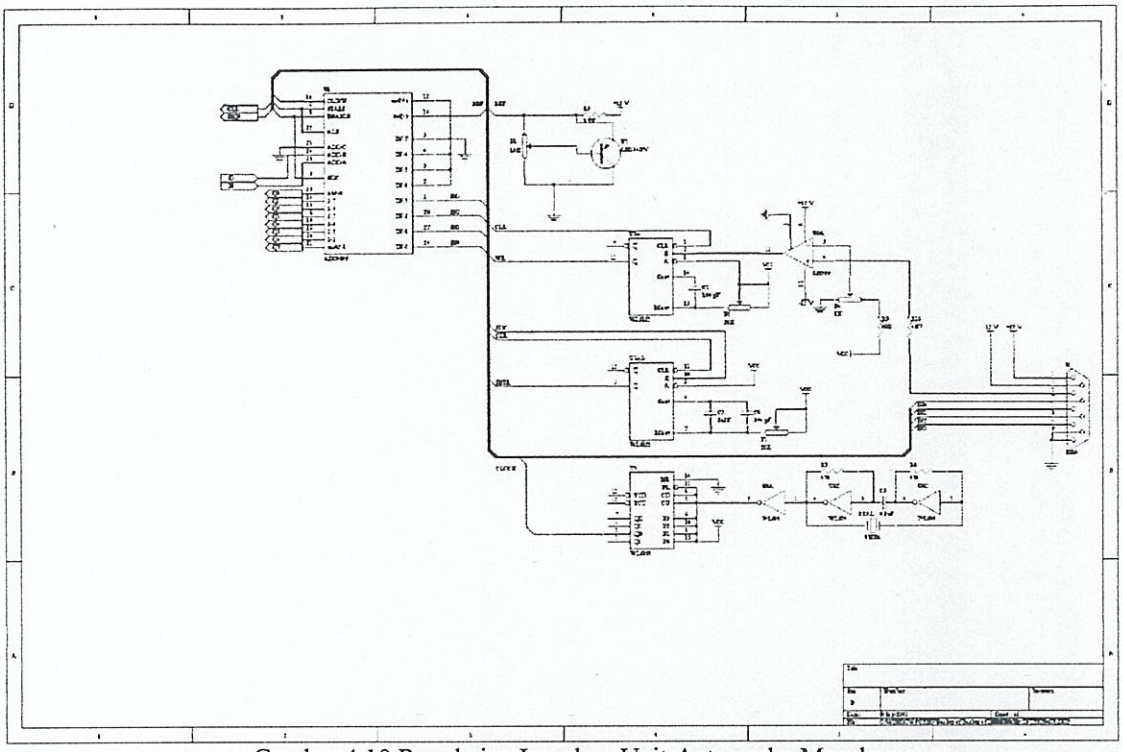
Rangkaian Lengkap Unit Antarmuka Masukan

Setelah masing-masing dari unit pemilih kanal dibahas, dapat digambarkan rangkaian lengkap dari unit ini seperti yang ditunjukkan dalam gambar 4.10.

Setiap ada pulsa masukan, komparator akan meresponnya dengan mengeluarkan logika tinggi untuk memicu monostabil 74LS123. Monostabil ini dikonfigurasikan untuk menghasilkan pulsa start konversi ke pin START ADC0809 bila dipicu oleh komparator. Lebar pulsa START konversi dapat diatur melalui resistor dan kapasitor eksternal pada monostabil. Keluaran monostabil dapat ditutup melalui pin 11 (2CL) yang terhubung dengan unit masukan/keluaran dan kontrol. Hal ini diperlukan karena pada saat data hasil konversi ADC dibaca oleh komputer, tidak boleh ada sinyal START konversi yang baru agar data tetap valid. Monostabil akan dibuka bila pembacaan data telah selesai.

Pin EOC yang dihubungkan ke pin IRQ3 dari slot perluasan IBM PC XT/AT setelah melaui sebuah monostabil 74LS123. setiap kali konversi selesai dilakukan, pin EOC akan membangkitkan sinyal interupsi ke prosesor dalam IBM PC XT/AT untuk membaca data pada ADC. Pembacaan data pada ADC menggunakan interupsi perangkat keras untuk memudahkan sinkronisasi antara isyarat masukan dengan pembacaan data. Dengan menggunakan interupsi ini maka selama proses konversi,

nantinya prosesor dapat melakukan tugas lain. Misalnya menampilkan histrogram sehingga data dapat diamati secara langsung.

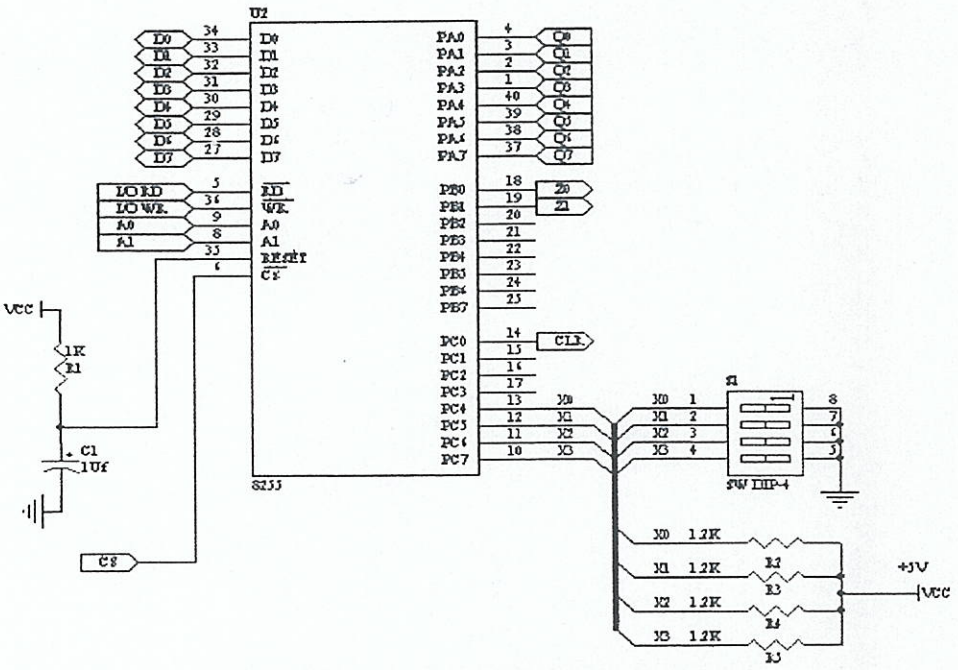


Gambar 4.10 Rangkaian Lengkap Unit Antarmuka Masukan

Diagaram pewaktuan pada gambar 5.5 memperlihatkan pebedaan sinya kontrol ke ADC dan ke pin IRQ3 IBM PC AX/AT. Sinyal START konversi ADC dengan logika tinggi (1) diberikan oleh keluaran tinggi Q monostabil 74LS123. sedangkan interupsi ke prosesor dilakukan pada transisi tinggi ke rendah yang diberikan oleh monostabil Q.

Port Masukan/Keluaran

Sistem antarmuka masukan membutuhkan port untuk data digital 8 bit, 2 bit seleksi 4 kanal analog dan 1 bit kontrol ON/OFF rangkaian monostabil. Komponen yang dapat digunakan adalah Programable Pheripheral Interface (PPI) 8255 produksi Intel. Dalam sistem ini digunakan mode 0, yang menyajikan operasi masukan dan keluaran sederhana untuk masing-masing port. Tidak ada hanshaking yang dibutuhkan, sehingga data dengan mudah ditulis atau dibaca dari/ke port yang telah ditentukan. Port A dan port C upper dijadikan sebagai port masukan, sedangkan port B dan port C lower dijadikan keluaran. Data dari ADC D0 – D7 masuk ke port A, 2 bit seleksi 4 kanal masukan analog pada ADC keluar dari PB, yaitu PB0 – PB1, sedangkan bit kontrol ON/OFF monostabil keluar dari PC0. Rangkaian port masukan/keluaran ditunjukkan pada gambar 4.11.



Gambar 4.11 Rangkaian Port Masukan/Keluaran

Bus data bidirectional delapan bit D0 – D7, A0 – A1, CS, kontrol RD dan WR adalah pin-pin yang berhubungan dengan mikroprosesor, dan merupakan jalur transfer perintah, informasi status, dan data antara prosesor dengan 8255. Jalur alamat A1 dan A0 dipakai untuk memilih port yang akan diakses. Port A, port B, port C masing-masing bersesuain dengan A1A0 = 00, A1A0 = 01, A1A0 = 10. masukan chip select (CS) harus berlogika 0 selama operasi baca tulis ke 8255. RESET digunakan unutk menginialisasi 8255. bila RESET berlogika 0 maka semua register akan dikosongkan, dan semua port dikonfigurasikan menjadi port masukan.

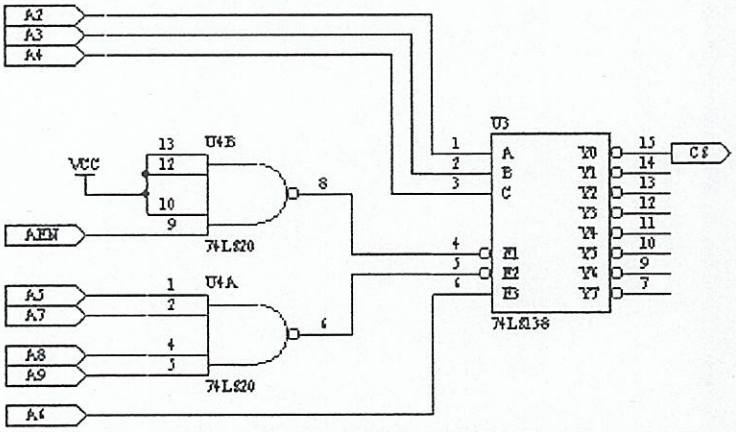
Dekoder Alamat

Rangkaian dekoder alamat menentukan alamat pada subsistem yang bekerja pada suatu saat. Untuk itu tiap subsistem harus mempunyai alamat tertentu agar dapat dibedakan oleh dekoder alamat. Subsistem yang dimaksud adalah pada komponen PPI 8255 yang terdiri dari 3 port dan register kontrol. Untuk menentukan alamat rangkaian antar muka ini, informasi penting yang harus diketahui adalah saluran alamat IBM PC XT / AT terdiri dari 20 jalur A0-A19, tetapi peta alamat masukan/keluaran yang disediakan adalah 000H-3FFH, sehingga alamat yang perlu dikode hanyalah A0 s/d A9. Alokasi alamat yang dibuat ditunjukan pada tabel 4.4.

Tabel 4.4 Peta Pada Sistem Rangkaian

A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	HEX	KOMPONEN
1	1	1	1	1	0	0	0	0	0	3E0	PORT A
1	1	1	1	1	0	0	0	0	1	3E1	PORT B
1	1	1	1	1	0	0	0	1	0	3E2	PORT C
1	1	1	1	1	0	0	0	1	1	3E3	REG, CTRL

Setelah menentukan alamat pada sistem rangkaian, dapat dibuat rangkaian dekoder alamat, yang ditunjukkan pada gambar 5.7. Dekoder alamat ini terdiri dari dua komponen , yaitu; dekoder biner 74LS138 dan 74LS20 berisi dua buah gerbang NAND empat masukan ke satu keluaran. Keluaran dari 74LS138 yang dipakai untuk seleksi alamat dalam tabel adalah melalui keluaran Y0.



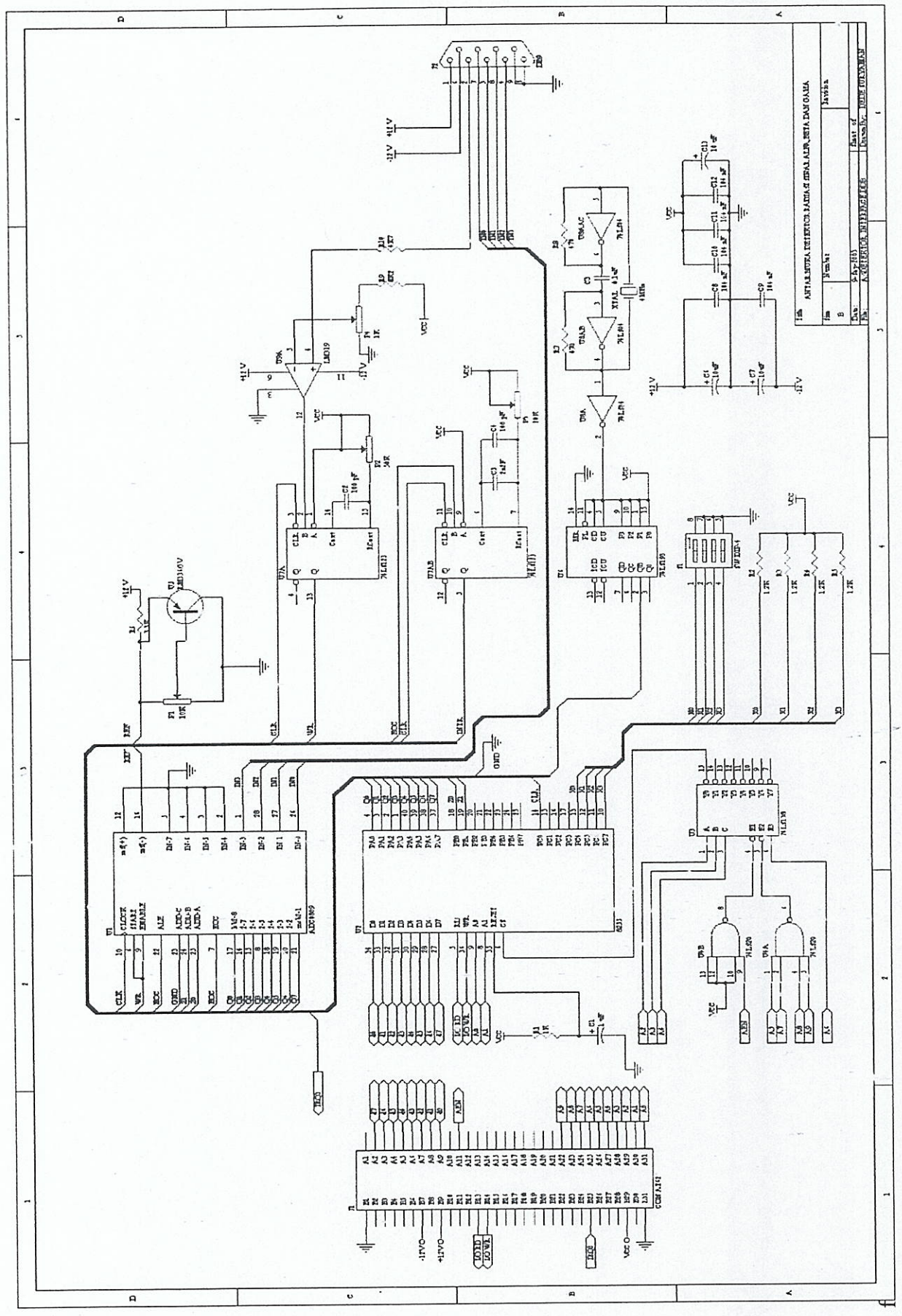
Gambar 4.12 Skematik Rangkaian Dekoder

Untuk uji coba rangkaian dekoder digunakan alat Bantu trainer IDL 800 Digital. Pada uji coba ini jalur alamat (A2-A9) sebagai masukan rangkaian dekoder dihubungkan dengan saklar-saklar yang tersedia pada trainer, saklar-saklar ini dapat diset dalam dua posisi yaitu level tinggi (1) dan level rendah (0) sedangkan keluaran dekoder (Q0-Q3) dihubungkan dengan lampu-lampu LED yang tersedia pada trainer. Langkah-langkah berikut ini menjelaskan jalannya uji coba rangkaian dekoder :

1. Saklar yang menghubungkan ke jalur alamat A5 –A9 di set tinggi (1)
2. Saklar yang menghubungkan A2–A4 diatur kondisi logikanya dari 000 sampai 1111

Hasil uji coba rangkaian ini sesuai dengan tabel kebenaran dari IC dekoder 74LS138, rangkaian dekoder selanjutnya dihubungkan dengan pin-pin CS (Chip Select) dari IC PPI 8255 yang memerlukan aktif rendah (0)

Gambar lengkap dari Rangkaian Interface untuk komputerisasi CAM adalah sebagai berikut :

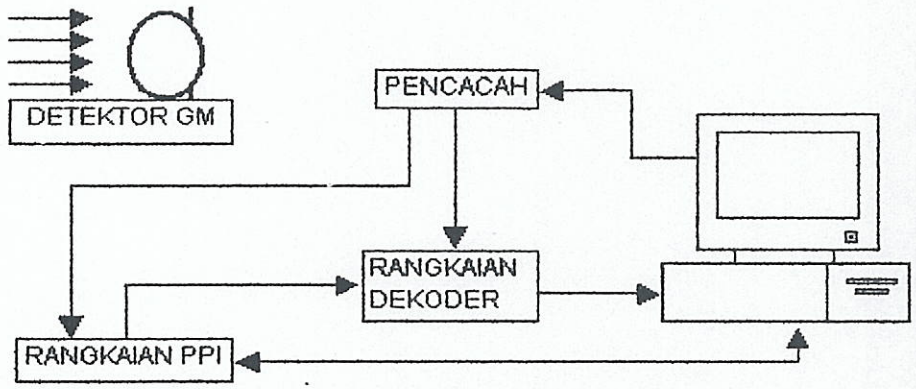


4.2.3. Perancangan Perangkat Lunak (SoftWare)

Software dalam perancangan antarmuka pendeteksian radiasi ini menggunakan pemograman pascal. Berikut ini merupakan algoritma untuk pengambilan data dari rangkaian sistem antarmuka, sedangkan program lengkapnya dapat dilihat pada lampiran ;

Dalam perancangan software secara umum yang dilakukan meliputi :

1. Inisialisasi PPI 8255 melalui alamat 3E0 dengan register control 98 H
2. Pilih channel melalui Port B dari pin PB0-PB1 dari PPI 8255
3. Baca trigger melalui Port C dengan pin PC4-PC7
4. Ambil data melalui alamat 3E1



Gambar 4.14 Blok Diagram Alir antarmuka

IBM PC XT/AT memiliki 256 vektor interupsi 0 – 255.

Vektor interupsi no 60 dan 61 belum dialokasikan untuk apa-apa, sehingga dapat digunakan program untuk menyimpan alamat awal buffer dan rutin pelayanan interupsi. Untuk ini digunakan pelayanan DOS set interupt vektor, yaitu 21H pelayanan 25H.

Karena pin IRQ akan digunakan, maka IRQ (sama dengan vektor interupsi no 11) harus diinisialisasi, dengan cara mengisi tabel vektor interupsi no 11 dengan alamat awal rutin pelayanan interupsi yang telah disimpan sebelumnya di interupsi no 61.

Alamat pengontrol interupsi adalah 20H dan 21H.

Setelah waktu konversi selesai, IRQ3 harus dipulihkan ke keadaan semula dengan cara bit masuk IRQ3.