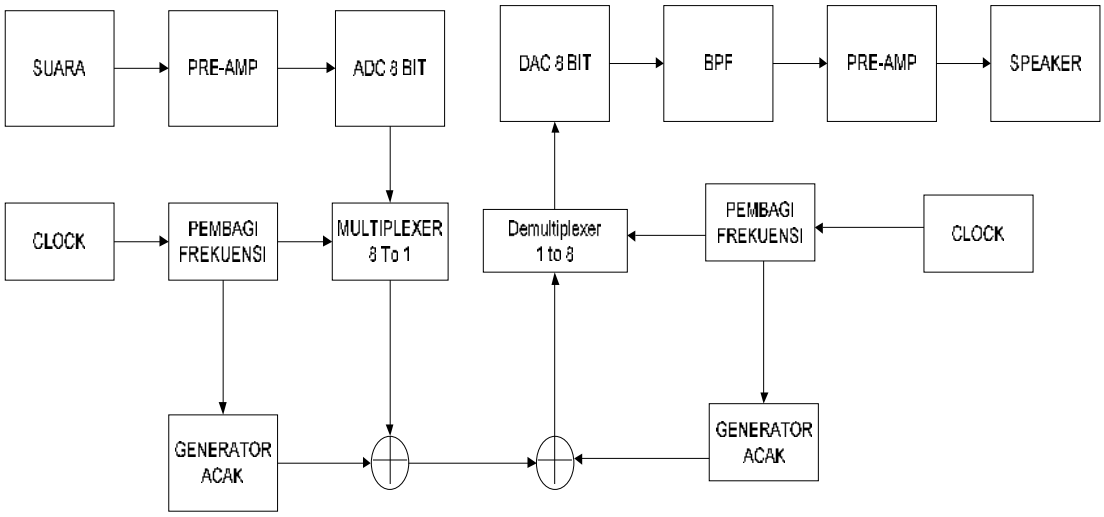
BAB III

PERANCANGAN ALAT

3.1 Tujuan Perancangan

Tujuan dari perancangan ini adalah untuk menentukan spesifikasi kerja alat yang akan direalisasikan melalui suatu pendekatan analisa perhitungan, analisa rangkaian dasar serta pengembangannya sehingga didapat suatu kerangka kerja alat seperti yang diinginkan berdasarkan tujuan dan batasan masalah dari tugas akhir ini. Dalam tugas akhir ini direalisasikan bagian pengirim dan penerima sesuai dengan blok diagram.



Gambar 3.1 Blok Diagram *Scrambler* dan *Descrambler*

3.2 Prinsip Kerja

Didalam blok diagram terdiri dari bagian pengirim dan penerima. dibagian pengirim terdiri dari *pre-amp*, ADC, *Multiplexer*, clock, pembagi frrekuensi dan generator acak sedangkan disisi penerima terdiri dari generator acak, clock, pembagi frekuensi, demultiplexer, BPF, dan *pre-amp*.

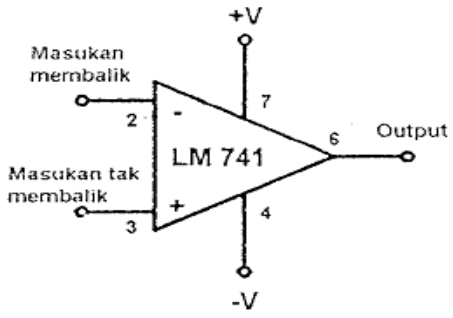
Penjelasan dibagian pengirim yaitu Mic *pre-amp* disisi pengirim berfungsi untuk menguatkan suara sampai dengan 5 volt yang nantinya sebagai inputan untuk ADC. ADC disini berfungsi untuk merubah sinyal analog menjadi digital untuk memudahkan proses yang akan di olah. ADC yang dipakai adalah ADC 8 bit yang artinya ADC ini mempunyai 8 keluaran. Untuk melanjutkan proses disisi pengirim maka digunakan *multiplexer* 8 ke 1. Proses yang paling terpenting dalam pembuatan scrambling yaitu terjadi pada generator acaknya. Generator acak ini dibangkitkan oleh pulsa clock yang melalui pembagi frekuensi. Setelah ada keluaran dari generator acak dan *multiplexer* maka hasil keduanya dijumlahkan untuk penyamaran sinyal informasi kemudian proses di lanjutkan melalui media kanal transmisi berupa kabel.

Dibagian penerima ini adalah kebalikan dari sisi pengirim. Untuk bisa menterjemahkan *scrambling* maka generator acak yang ada disisi pengirim harus sama dengan generator acak disisi penerima, hal ini bertujuan untuk menghilangkan sinyal yang dipengaruhi oleh genereator acak tersebut. Tujuan menghilangkan generator acak tersebut untuk mengembalikan sinyal asli suara yang akan diteruskan melalui *demultiplexer* 1 ke 8. Keluaran dari *demux* ini yaitu sebagai inputan DAC 8 bit yang akan merubah sinyal digital menjadi sinyal analog kembali. Setelah kembali menjadi sinyal analog kemudian di filter menggunakan BPF (*band pass filter*) untuk

menghilangkan *noise*. Setelah di filter maka sinyal dikuatkan kembali menggunakan *pre-amp* dan proses *scrambling descrambling* selesai.

3.3 Pre-Amp

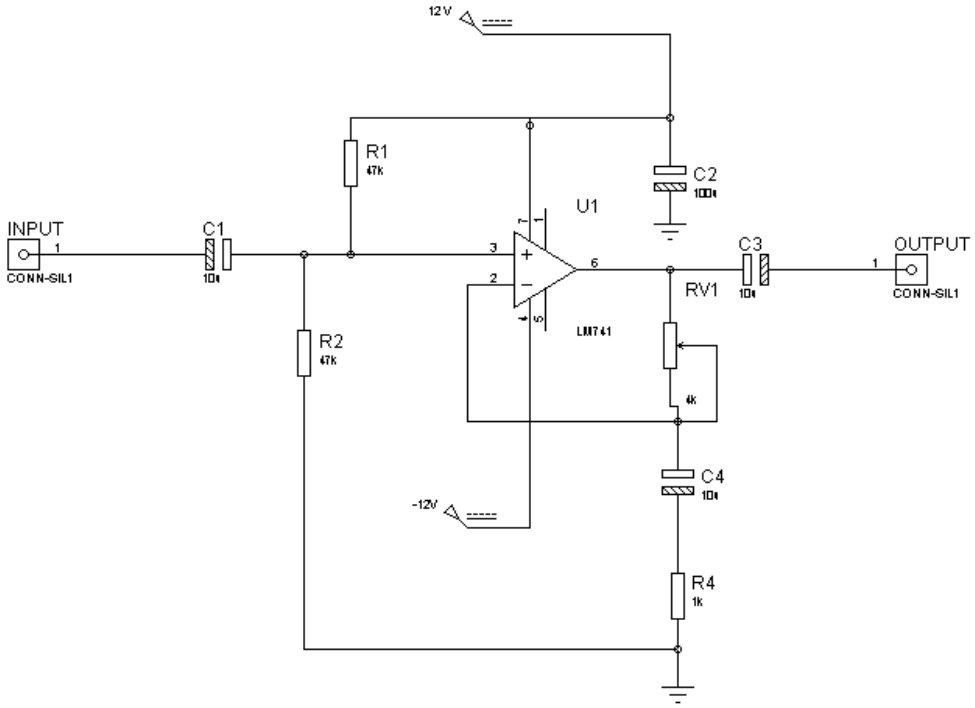
Perancangan *pre-amp* disini menggunakan IC 741, Op-amp 741 dikemas pada sebuah *chip silicon* kecil, disimbolkan dalam bentuk segitiga yang mempunyai dua terminal, yaitu input membalik (-) dan input tak membalik (+), satu terminal output, dan dua terminal pencatu daya (lihat gambar 3.2). Pada terminal pencatu daya satu dihubungkan pada polaritas positif dan yang lainnya dihubungkan pada polaritas negatif. Masing-masing mengacu terhadap tanah*/ground.* Tegangan +V merupakan tegangan positif terhadap *ground* dan tegangan -V adalah tegangan negatif terhadap *ground.* Karena isyarat keluaran bisa positif dan negatif maka Op-amp memerlukan catu daya dengan dua polaritas yang sama besar dan simetrik terhadap *ground.* Suplay tegangan yang digunakan tidak boleh melebihi ± 18 V.



Gambar 3.2 Op-Amp LM 741

Keluaran dari op-amp 741 dilindungi dari hubung-singkat oleh pembatas arus. Jika terjadi hubung-singkat pada beban maka penguat op-amp hanya akan

memberikan arus sebesar 25 mA. Sehingga IC tersebut terhindar dari kerusakan. Op-amp 741 juga memiliki kompensasi frekuensi di dalamnya sehingga diperoleh kestabilan pada semua frekuensi di dalam lebar pita *chip*. Op-amp 741 sebagai penguat pembalik memiliki penguatan *(gain)* yang relatif linier, outputnya dikendalikan sebagai fungsi dari inputnya.



Gambar 3.3 Pre-Amp

Rangkaian di atas adalah rangkaian penguatan dengan perancangan penguatan maksimum 20K, dimana nilai komponen telah ditentukan sebelumnya.

Komponen yang di gunakan adalah sebagai berikut:

IC LM741

R1,R2 = 47 K

R3 = 1K

RV= 5K 20K

C1,C3,C4 = 10 uF

C2 = 100 uF

Besarnya penguatan tegangan yang terjadi pada rangkaian ini ditentukan dari besaran komponen R3 dan VR dengan rumus penguatan non-inverting:

$$Vo = (RV/ R3) + 1 \quad (3.1)$$

3.4 Analog to Digital Converter

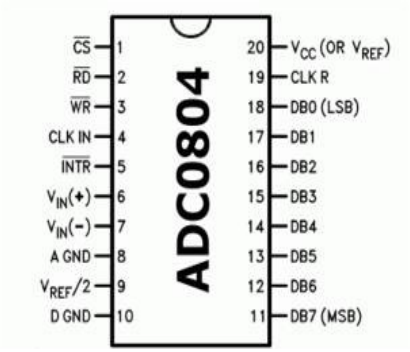
ADC ini mengginakan IC ADC0804 memiliki 20 pin. V(+) dan V(-) adalah inputan tegangan analog diferensial sehingga data tegangan yang akan diproses oleh ADC adalah selisih antara tegangan–tegangan yang dihubungkan dengan kedua pin input yaitu Vi (+) dan Vi (-) atau bila dinyatakan dengan persamaaan adalah Vin= Vin (+) – Vin (-). Kalau input analog berupa tegangan tunggal, tegangan ini harus dihubungkan denganVin (+), sedangkan Vin (-) digroundkan. Untuk operasi normal, ADC0804 menggunakan Vcc = +5 Volt sebagai tegangan refrensi.. Vref adalah tegangan referensi ADC yang digunakan untuk mengatur tegangan input pada Vi+ dan Vi-. Besarnya tegangan referensi ini adalah setengah dari tegangan input maksimal. Hal ini bertujuan agar pada saat inputan maksimal data digital juga akan maksimal. Frekuensi clock dari ADC dapat diatur dengan komponen R dan C eksternal pada pin Rclk dan Cclk dengan ketentuan:

$$fclk = \frac{}{,} \quad (3.2)$$

Dalam penggunaan IC ADC 0804 mempunyai jangkauan input analog mulai 0 Volt sampai 5 volt (skala penuh), karena IC ADC 0804 ini adalah 8 bit, sehingga resolusinya dapat dihitung dengan persamaan 2.

$$Resolusi = \frac{\text{———————}}{\text{———————}} \quad \text{.....(3.3)}$$

(n menyatakan jumlah bit output biner IC ADC)



Gambar 3.4 IC ADC0804

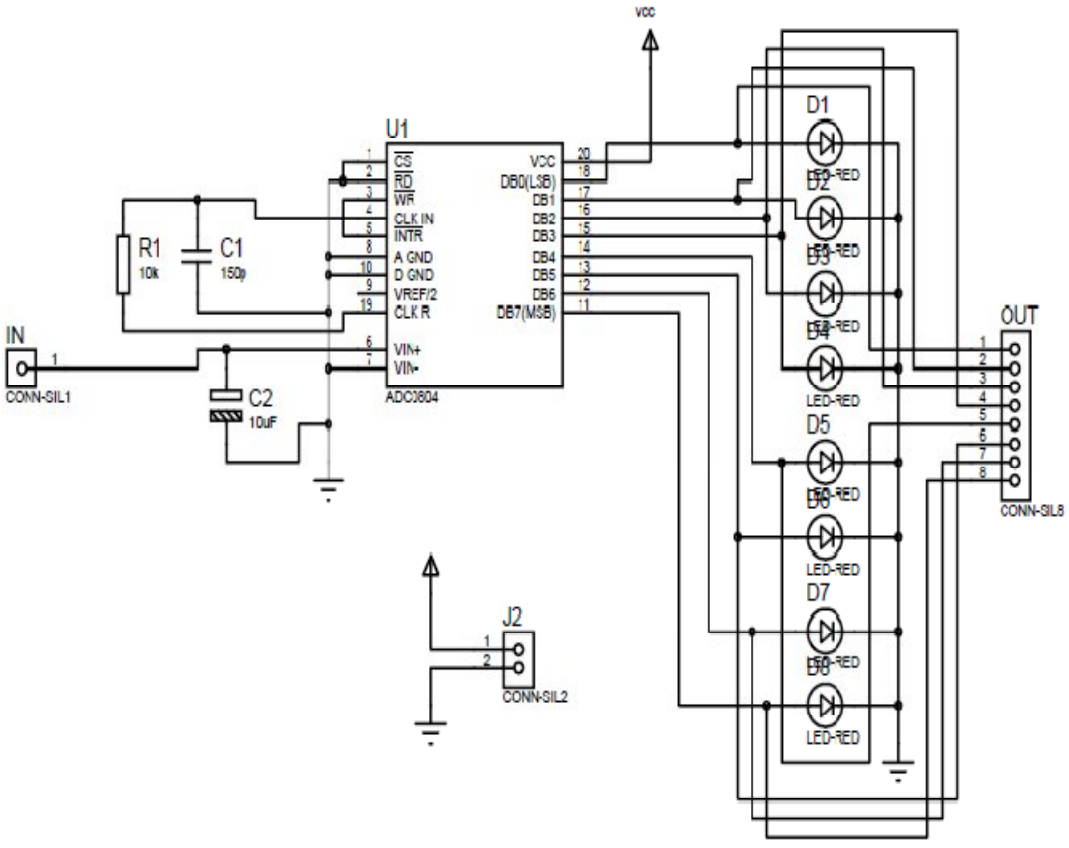
Pada gambar 3.4 adalah konfigurasi pin dari ADC 0804, masing-masing pin mempunyai fungsi sebagai berikut:

a) WR, pulsa transisi *high to low* pada input *input write* maka ADC akan melakukan konversi data, tegangan analog menjadi data digital. Kode 8 bit data akan ditransfer ke *output lacht flip – flop*.
b) INT, bila konversi data analog menjadi digital telah selesai maka pin INT akan mengeluarkan pulsa transisi high to low. Perangkat ADC dapat diopersikan dalam mode *free running* dengan menghubungkan pin INT ke input WR.
c) CS, agar ADC dapat aktif , melakukan konversi data maka input chip select harus diberi logika low. Data output akan berada pada kondisi three state apabila CS mendapat logika high.
d) RD, agar data ADC data dapat dibaca oleh sistem mikroprosessor maka pin RD harus diberi logika low.

e) Tegangan analog input deferensial, input Vin (+) dan Vin (-) merupakan input tegangan deferensial yang akan mengambil nilai selisih dari kedua input. Dengan memanfaatkaninput Vin maka dapat dilakukan offset tegangan nol pada ADC.

f) Vref, tegangan referensi dapat diatur sesuai dengan input tegangn pada Vin (+) dan Vin (-), Vref = Vin / 2.

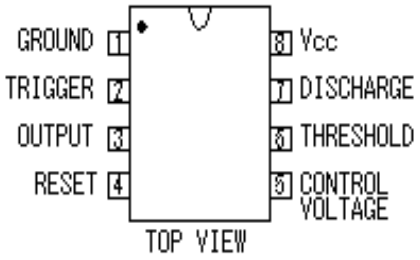
g) CLOCK, clock untuk ADC dapat diturunkan pada clock CPU atau RC eksternal dapat ditambahkan untuk memberikan generator clock dari dalam CLK In menggunakan schmitt triger.



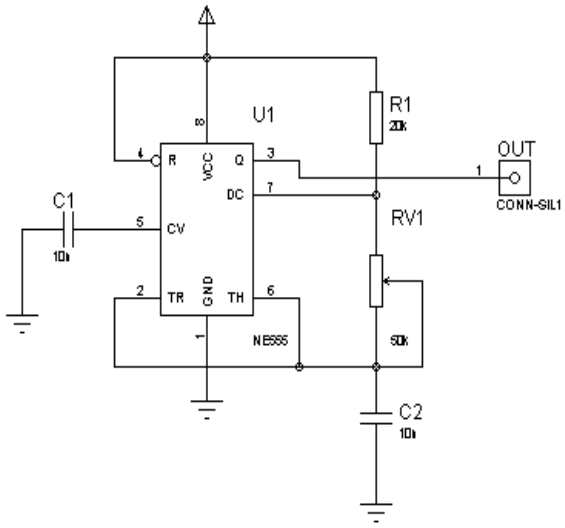
Gambar 3.5 Rangkaian ADC0804

3.5 Clock Generator

Rangkaian clock generator ini berfungsi untuk membangkitkan sinyal pada generator acak dan menjadi selector pada *multiplexer* *demultiplexer* tetapi untuk membangkitkan sinyal tersebut frekuensi clock terlebih dahulu dibagi melalui pembagi frekuensi. Tegangan Vcc yang digunakan adalah 5 volt sesuai dengan data sheet.



Gambar 3.6 Fungsi Dari Kaki IC 555



Gambar 3.7 Rangkaian Clock Generator

Perhitungan perioda total yang diberikan ialah:

T = Ttinggi + Trendah

= 0,693(R1+RV)C+0,693 Rb.C

=0,693 (R1+2RV)C

Besarnya Frekuensi diberikan oleh

$f = \frac{1}{T} = \frac{1.44}{(R1 + 2RV)C}$

$= \frac{1}{T} = \frac{1.44}{(20 + 2\ 50)\ 10}$

f = 1200 Hz

Kecepatan data yang diinginkan generator acak adalah 1200Bps, maka:

Clock rate = 2 X f

= 2 X 1200

= 2400 Bps

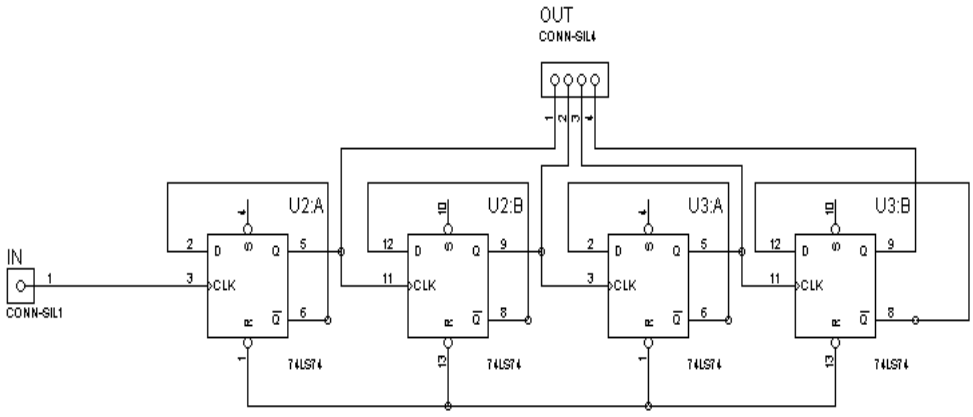
kecepatan data = $\frac{\text{Clock rate}}{2} = \frac{}{}$

= 1200 Bps

3.6 Pembagi Frekuensi

Pembagi frekuensi disini berfungsi sebagai pengatur kecepatan data yang diberikan oleh clock generator. Pembagi frekuensi ini dipengaruhi oleh clock generator dan pembagi freukensi ini yang nantinya membangkitkan generator acak dan multiplexer demultiplexer. Pembagi frekuensi ini membagi frekuensi clock sebanyak 4 kali.

Perancangan pembagi frekuensi ini menggunakan ic 7474 D Flip-flop. Flip-flop ini merupakan flip-flop yang memiliki 1 buah masukkan dan 2 buah keluaran. Keluaran pada flip-flop ini mengikuti masukkan selama clock aktif.



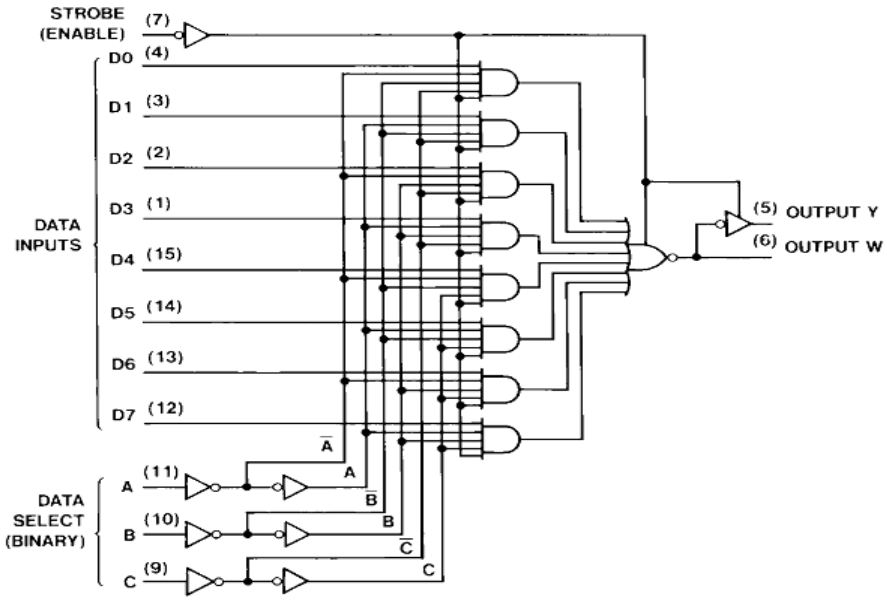
Gambar 3.8 Rangkaian Pembagi Frekuensi

3.7 Multiplexer

Dalam perancangan *multiplexer* ini dibangun dari sebuah IC SN74LS251 dimana dalam IC ini telah terintegrasi masukan data 8 dengan keluaran 1 dalam satu buah IC. Dimana rangkaian *multiplexer* IC SN74LS251 pada masukan dari rangkaian ini adalah keluaran dari ADC0804, hal ini untuk menyalurkan keluaran dari sitem ADC yang banyaknya 8 menjadi 1 akan diteruskan untuk dijumlahkan dengan output dari generator acak.

Tabel 3.1 Tabel Kebenaran 74lS251

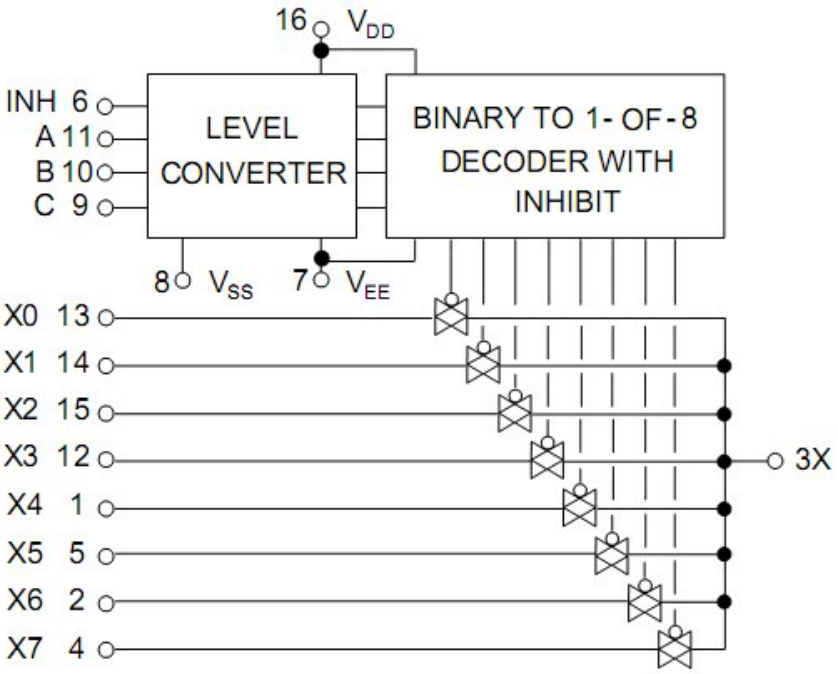
Inputs				Outputs	
Select			Strobe	Y	W
C	B	A	S		
X	X	X	H	Z	Z
L	L	L	L	D0	$\overline{D0}$
L	L	H	L	D1	$\overline{D1}$
L	H	L	L	D2	$\overline{D2}$
L	H	H	L	D3	$\overline{D3}$
H	L	L	L	D4	$\overline{D4}$
H	L	H	L	D5	$\overline{D5}$
H	H	L	L	D6	$\overline{D6}$
H	H	H	L	D7	$\overline{D7}$



Gambar 3.9 Rangkaian Multiplexer 8 to 1

3.8 Demultiplexer

Multiplexer mengambil beberapa input dan menyalurkan salah satu dari input tersebut ke output. *Demultiplexer* melakukan operasi yang sebaliknya. Yaitu mengambil satu input tunggal dan mendistribusikannya ke beberapa output. Dengan kata lain, demultiplexer mengambil satu sumber data input dan secara selektif mendistribusikannya ke salah satu dari N chanel – chanel output. Gambar dibawah ini menunjukkan rangkaian demultiplexer. Demultiplexer ini dibuat dengan rangkaian IC CMOS4051 yang mempunyai keunggulan bisa dijadikan demultiplekxer 1 ke 8 dan multiplexer 8 ke 1.



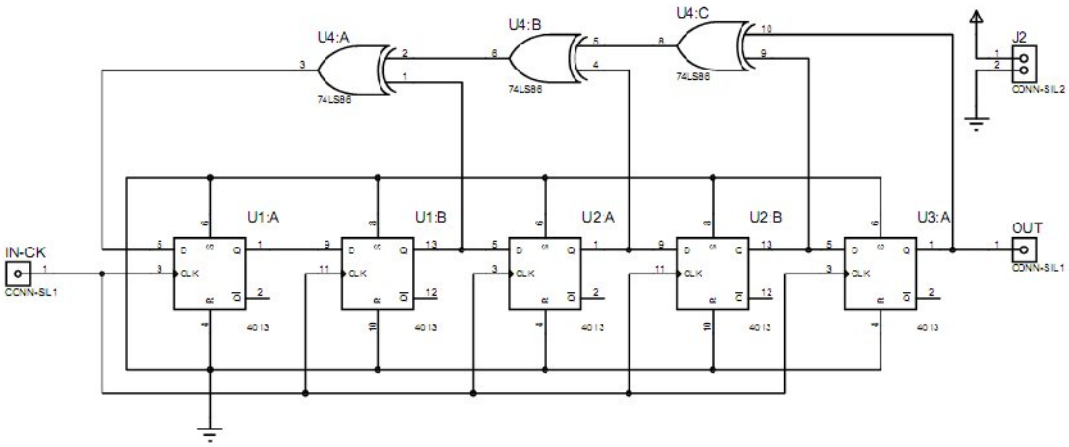
Gambar 3.10 Rangkaian Demultiplexer 1 ke 8

Tabel 3.2 Tabel Kebenaran Demultiplexer 1 ke 8

Control Inputs				ON Switches
INHIBIT	C	B	A	
0	0	0	0	X0
0	0	0	1	X1
0	0	1	0	X2
0	0	1	1	X3
0	1	0	0	X4
0	1	0	1	X5
0	1	1	0	X6
0	1	1	1	X7
1	x	x	x	None

3.9 Generator Acak

Rangkaian generator acak adalah deretan biner yang mempunyai pola acak berulang setiap periodenya dan merupakan kunci utama dari direct Sequence Spread Spectrum. Generator acak dibuat menggunakan IC CMOS 4013 dan IC 74LS86. Rangkaian ini yang paling menentukan hasil sinyal acak yang diinginkan.



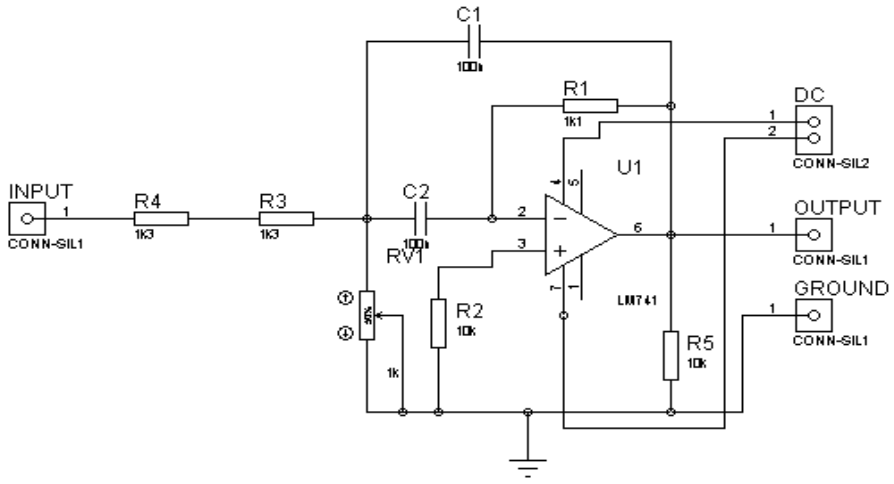
Gambar 3.11 Generator Acak

3.10 Band Pass Filter

Band Pass Filter bidang sempit sarat BPF bidang sempit adalah Q > 10. Rangkaian yang digunakan bisa seperti gambar dibawah tapi ada rangkaian khusus untuk BPF bidang sempit. Rangkaian khusus ini pun bisa pula digunakan untuk BPF bidang lebar, tapi spesialisnya untuk bidang sempit. Rangkaian ini sering disebut multiple

feedback filter karena satu rangkaian menghasilkan 2 batasan f_L dan f_H. Gambar rangkaian serta contoh bandwidth bidang sempit diberikan seperti berikut ini.

Persamaan persamaannya pun beda dan tersendiri. Komponen pasif yang digunakan sama dengan komponen pasif dari LPF dan HPF.



Gambar 3.12 Rangkaian Band Pass Filter

Q= = dan = ... (3.4)

Perhitungan dari rangkaian diatas adalah:

Dipilih C1=C2=C3

Hubungan nilai tahannya adalah:

3 4 = ... (3.5)

2 = ( ) ..... (3.6)

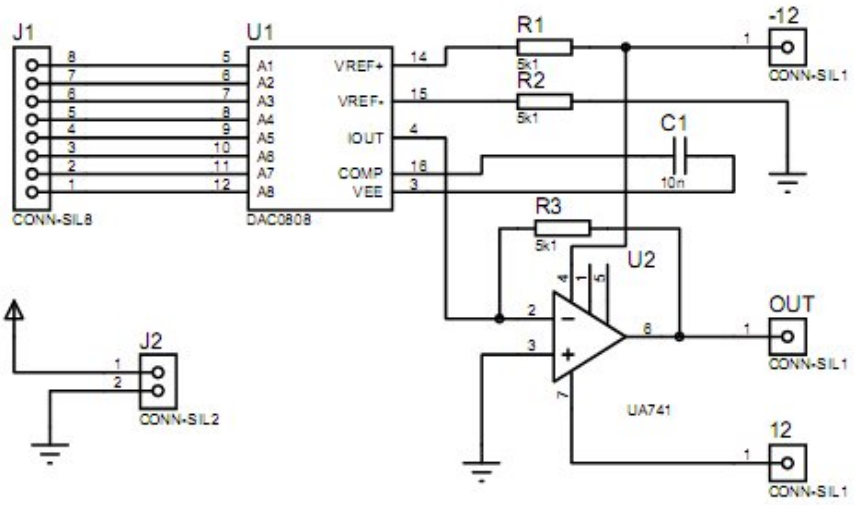
1 = ... (3.7)

Dimana Af pada saat fc adalah

= < 2 ..... (3.8)

3.11 DAC (*Digital To Analog Converter*)

Rangkaian *digital to analog converter* ini menggunakan IC 0808, dimana IC ini memiliki 8 *input* (pin 5-12) dan 1 *output* (pin 4) yang telah diberi tambahan sebuah penguat amplifier (Op-Amp 741), dan beberapa komponen pendukung lain seperti R dan C. Berikut adalah gambar rangkaian DAC yang digunakan.

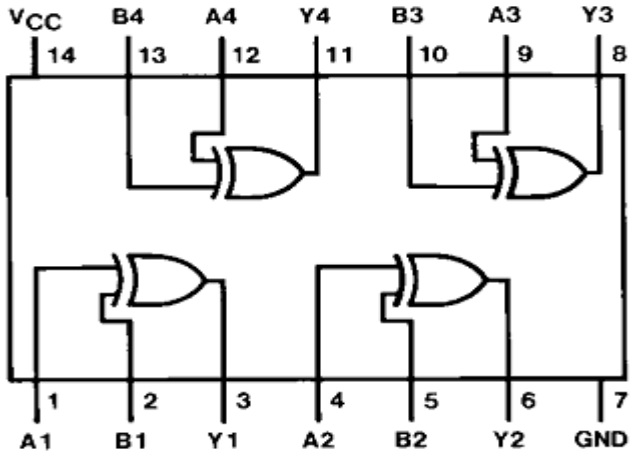


Gambar 3.13 Rangakian DAC

Fungsi rangkaian DAC pada perancangan ini ialah megubah data digital menjadi data analog. Data analog ini merupakan keluaran dari sistem scrambler descrambler yang bisa didengarkan melalui speaker.

3.12 Adder

Rangkaian Gerbang logika kombinasional dipakai dipakai pada rangkaian Adder, rangkaian adder ini banyak dipakai dalam aritmatika yang menjadi dasar dari ALU (*Arithmatic and Logical unit*) atau yang merupakan otak dari sistem mikro komputer. Adder disini menggunakan IC 74LS86 EXOR.



Gambar 3.14 Konfigurasi IC 74LS86

Rangkaian ic ini digunakan untuk menjumlahkan atau menselisihkan sinyal acak yang dihasilkan. Adapun tabel kebenarannya adalah sebagai berikut:

Tabel 3.3 Tabel Kebenran IC 74LS86

$$Y = A \oplus B = \overline{A}\,B + A\overline{B}$$

Inputs		Output
A	B	Y
L	L	L
L	H	H
H	L	H
H	H	L