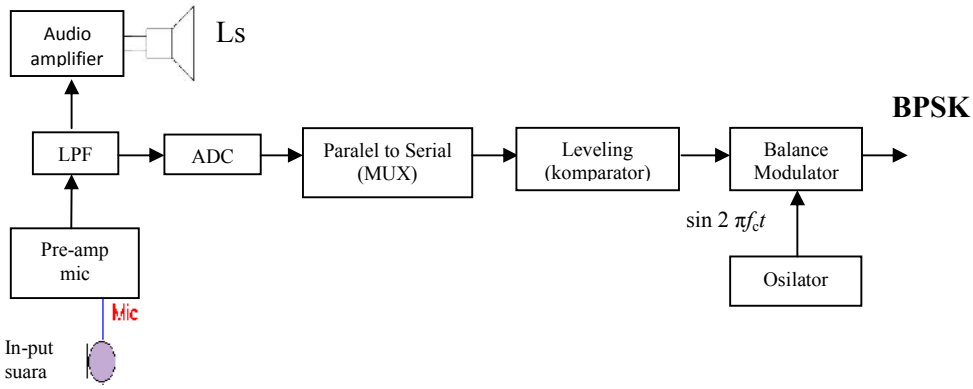
BAB III

PERANCANGAN DAN REALISASI SISTEM

3.1 Gambaran Umum

Dalam tugas akhir ini dirancang sebuah modulator BPSK dengan *bit rate* 64 Kbps untuk melakukan proses modulasi terhadap sinyal data digital. Dalam perancangan dan pembuatan sistem ini, dapat ditunjukkan pada gambar 3.1 di bawah ini sebagai berikut :



Gambar 3.1 Rancangan Blok Diagram Modul BPSK

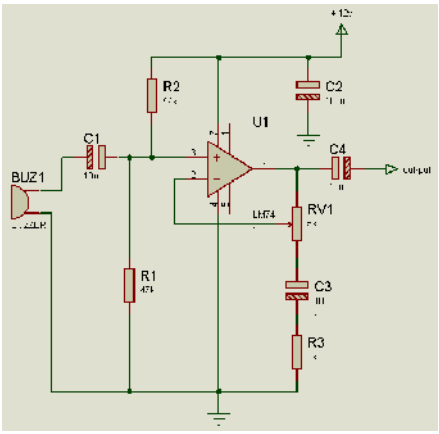
Pada bagian input modulator berupa getaran suara yaitu perubahan suara menjadi sinyal analog acak yang terjadi pada *microphone* lalu dikuatkan oleh rangkaian pre-amp mic. Sinyal analog ini akan menjadi data masukan (informasi) yang kemudian di filter melalui LPF. Sinyal informasi ini kemudian bentuk data nya diubah menjadi format digital (*encoder*), pada bagian sinyal ini akan merepresentasikan pada keadaan antara '0' dan '1'. Setelah data diubah menjadi

data digital yang memiliki polar, lalu data ini diproses kembali agar berbentuk bipolaritas yang akan ditumpangkan ke sinyal carier (pembawa). Setelah dari tahap ini merupakan output dari modulator BPSK yang masuk pada kanal transmisi (media kabel) dan masuk pada demodulator BPSK.

3.2 Perancangan *Pre-amp Mic*

Fungsi *pre-amplifier mic* pada modulasi BPSK ini adalah untuk memperkuat arus dan tegangan dari sumber (voice), dimana getaran suara akan dirubah membran *microphone* menjadi berkas listrik yang berdaya rendah.

Adapun rangkaian *Pre Amp* yang digunakan pada tugas akhir ini dapat dilihat pada gambar 3.2 di bawah ini.



Gambar 3.2 Rangkaian Pre-amp Mic

Rangkaian di atas adalah rangkaian penguatan *non inverting* dengan perancangan penguatan maksimum 11x, dimana nilai komponen telah ditentukan sebelumnya.

Komponen yang di gunakan adalah sebagai berikut:

IC op-amp LM741

R1,R2 = 47 K

R3 = 1K

VR2 = 10 K (potensio)

C1,C3,C4 = 10 uF

C2 = 100 uF

Besarnya penguatan tegangan yang terjadi pada rangkaian ini ditentukan dari besaran komponen R3 dan VR dengan rumus penguatan non-inverting:

$$Vo = (VR / R3) + 1 \qquad \ldots\ldots\ldots\

Untuk menghitung frekuensi *cut off* dilakukan perhitungan seperti :

1. Frekuensi yang akan diloloskan adalah fc=3,4Khz
2. Nilai C (kapasitor) pada rangkaian yang akan digunakan adalah sebesar 100nF sebagai C.
3. Buat $C_1 = \frac{1}{2}C = \frac{1}{2}\ 100 * 10^{-9}\ = 50\text{nF}$ ……(3.2)

$C_2 = 2C = 2\ \ 100 * 10^{-9}\ = 200\text{nF}$ ……(3.3)

Hitung nilai R dengan menggunakan persamaan : =——— **…..**……..(3.4)

f cut off = 3,4 KHz, C = 100nF, dan C1=50nF, C1=200nF

=———

$= \frac{1}{2(3{,}14)(3{,}4 * 10\ )(100 * 10\ \ \ )}$

$= \frac{1}{(21{,}352)(\ 10\ \ \ )}$

$= \frac{10000}{21{,}352}$

$= 468{,}34\Omega\ \ \approx\ 470\ \Omega$

$_1 = \ _2 = \ _3 = 470\Omega$

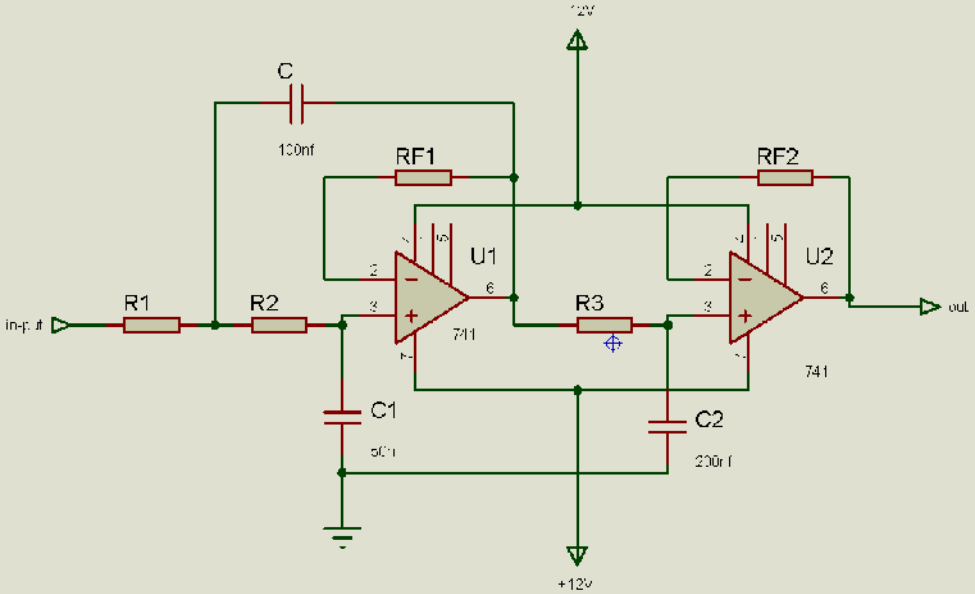
Maka untuk ; $_1 = 2 *$ ……(3.5)

$_1 = 2 * 470\Omega$

$_1 = 940\ \Omega$

$_2 = \ \ \Omega$ ……(3.6)

$_2 = 470\ \Omega$



Gambar 3.3 Rangkaian LPF Butterworth

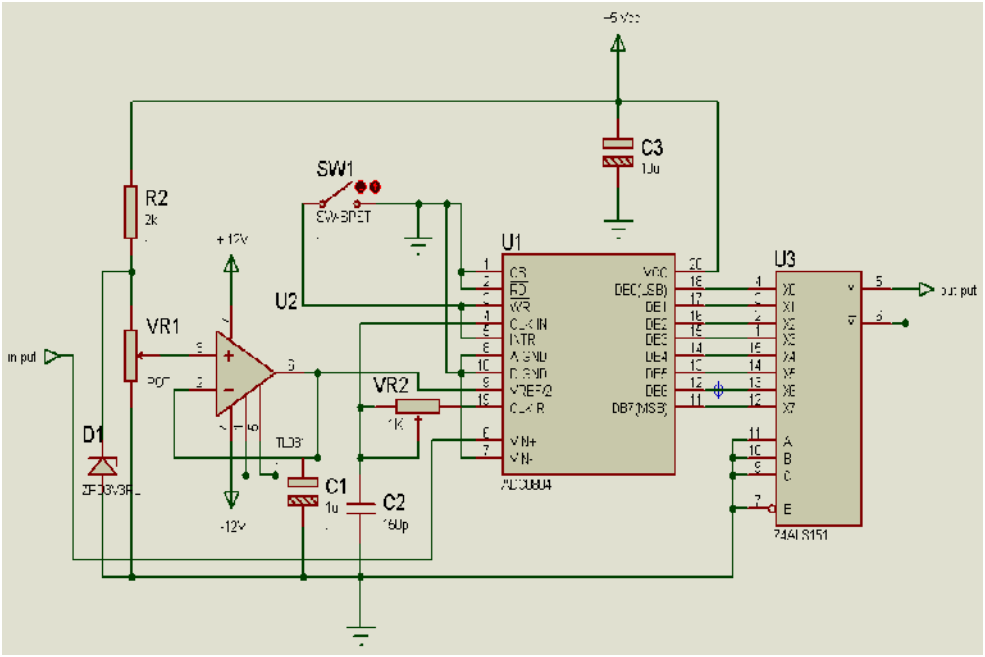
3.4 Perancangan ADC, clock dan Paralel to serial (multiplexer)

Sebenarnya rangkaian pengubah analog ke digital dapat dibuat dengan memakai komponen-komponen lepasan, akan tetapi ini akan memakan tempat dan kelinierannya pun kurang baik. Karena itu dipilih pengubah dalam bentuk IC (Integrated Circuit) yang sudah ada di pasaran. Dengan pertimbangan itu dan pencarian dari berbagai buku didapatkan komponen dengan tipe ADC0804. Komponen ini memakai metode pendekatan berturutan dan memerlukan beberapa komponen yang akan dirangkai di luar IC untuk setting clock.

Rangkaian lengkap pengubah analog ke digital beserta clock timer dan multiplekser pada Gambar 3.4 Opamp U2 dan diode zener berfungsi sebagai sumber tegangan referensi bagi IC ADC0804. Tegangan referensi ini diset pada

2,5 volt dengan variabel resistor P1 untuk menjaga kestabilan konversi data apa bila terjadi ketidak stabilan sumber tegangan sumber (regulator) yang digunakan.

Semua proses konversi dilaksanakan di dalam U2 (ADC0804). Input analog acak dengan batas tegangan antara 0 sampai 5 volt diberikan di kaki nomor 6.



Gambar 3.4 Perancangan Rangkaian ADC,Clock dan Multiplekser

Opamp U2 dan diode zener berfungsi sebagai sumber tegangan referensi bagi IC ADC0804. Tegangan referensi ini diset pada 2,5 volt dengan variabel resistor P1 untuk menjaga kestabilan konversi data apa bila terjadi ketidak stabilan sumber tegangan sumber (regulator) yang digunakan. Semua proses konversi dilaksanakan di dalam U2 (ADC0804). Input analog acak dengan batas tegangan antara 0 sampai 5 volt diberikan di kaki nomor 6.

R1 dan C2 adalah komponen luar osilator yang dipakai oleh IC U2, dimana dalam menentukan besar nya komponen ini sebagai clok kecepatan laju konversi

data dari analog ke digital seperti yang ingin dirancang 64 KBps dengan rumus sebagai berikut:

$$f_{CLK} = \frac{}{, \quad * \quad *}(\text{Hz}) \qquad \text{.....(3.7)}$$

$$VR2 = \frac{}{, \quad * \qquad\quad *}$$

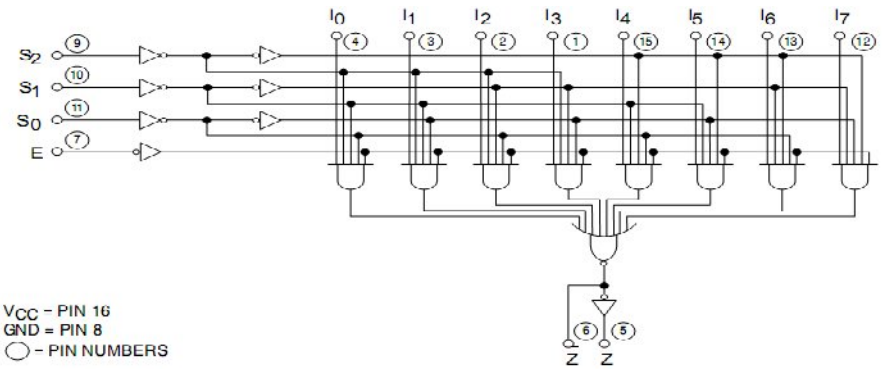
$$VR2 = \frac{}{, \quad * \qquad . \qquad * \qquad .}$$

$$VR2 = \frac{*}{}$$

$$VR2 = 9.469{,}696997 \qquad \approx \mathbf{9k5}$$

ADC dioperasikan dalam mode free running dengan menghubungkan kaki WR dan kaki INTR, jika sinyal informasi tidak diberikan maka ADC akan meriset normal sendiri.

Dalam perancangan multiplekser ini dibangun dari sebuah IC SN74LS151 dimana dalam IC ini telah terintegrasi masukan data 8 dengan keluaran 1 dalam satu buah IC. Dimana rangkaian gerbang logika multiplekser IC SN74LS151 pada Gambar 3.5 berikut :



Gambar 3.5 Gerbang Logika IC SN74LS151

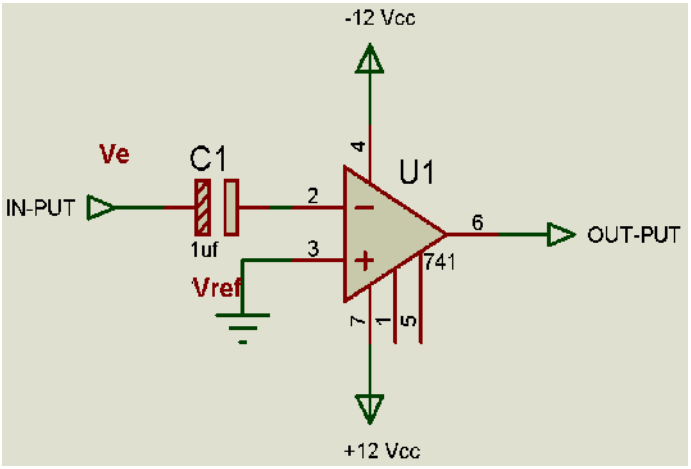
Masukan dari rangkaian ini adalah keluaran dari ADC 0804, hal ini untuk menyalurkan keluaran dari sitem ADC yang banyaknya 8 menjadi 1 akan diteruskan ke komparator (leveling).

Pada rancangan ini digunakan out-put kaki 5 dimana keluaran Z dapat dinyatakan sebagai :

$$Z = .(I_0. \quad . \quad 1. \quad 2 \quad I_1. \quad 0. \quad 1. \quad 2 \quad I_2. \quad 1.S1. \quad 2 + I_3. \quad S0.S1. \quad 2 + I_4 .$$
$$. \quad 1. \quad 2 \quad I_5.S0. \quad 1.S2 + I_6. \quad . \quad 1. \quad 2 \quad I_7 .S0.S1.S2) \ldots\ldots\ldots\ldots\ldots\ldots (3.8)$$

3.5 Perancangan Leveling (Komparator)

Rangkaian ini digunakan untuk memperbaiki sinyal data yang masuk agar lebih bersih bentuk sinyal datanya yang diakibatkan oleh frekuensi interferensi berupa frekuensi tinggi dan merubah data ADC menjadi bentuk bipolar. Dalam pelaksanaannya rangkaian ini menggunakan IC op-amp 741 seperti terlihat pada Gambar 3.6 Rangkaian Komparator.



Gambar 3.6 Rangkaian Komparator 1

Komparator pada rangkaian ini menggunakan IC op-amp, rangkaian ini digunakan untuk membandingkan tegangan input Ve dengan tegangan referensi. Dimana Ve tegangannya diatas Vref, Vo sama dengan (+)Vsat atau mendekati nilai Vcc. Ini karena tegangan pada input inverting (+) lebih positif dibandingkan tegangan pada input non inverting (-).

3.6 Perancangan Osilator

Untuk mencampur frekuensi pembawa dengan sinyal informasi maka dibutuhkan osilator sebagai sinyal pembawa data yang akan ditransmisikan. Dalam realisasinya untuk mendapatkan osilasi atau frekuensi keluaran sebesar 500 KHz, maka digunakan rangkaian osilator berbasis XR2206, dengan output berbentuk sinusoidal.

Persamaan untuk mendapatkan frekuensi sebesar 500 KHz yaitu :

=— ……(3.9)

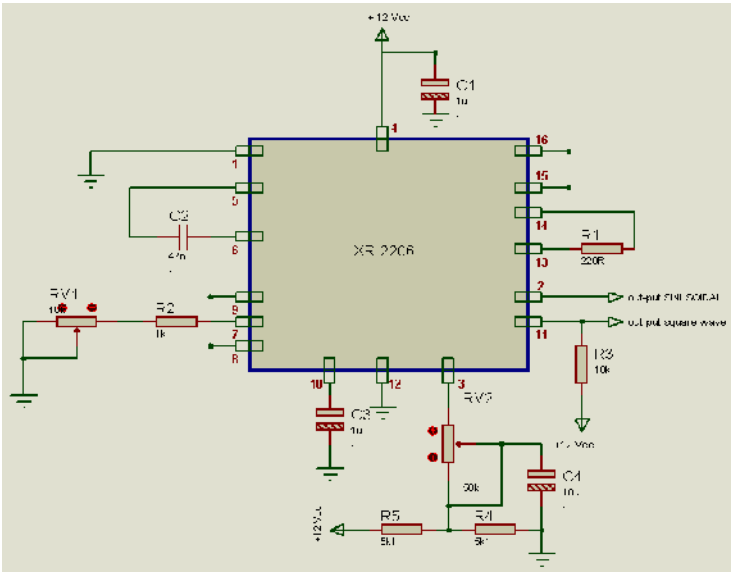
Frekuensi osilasi bisa ditentukan dengan menggunakan rumus seperti persamaan di atas, yaitu nilai kapasitor antara pin 5 dan 6, dan resistor antara pin 7 dan pin 8 ditentukan salah satunya sebagai syarat perhitungan frekuensi yang akan diperoleh.

Langkah-langkah perhitungan :

Untuk mendapatkan frekuensi yang diinginkan pada tugas akhir ini ditentukan nilai kapasitornya sebesar 2 nano farad, lalu dicari nilai R-nya.

fo = —— ……(3.10)

Dalam realisasi alatnya menggunakan variabel resistor 1 Kohm.



Gambar 3.7 Rangkaian Osilator Frekuensi 500KHz

3.7 Perancangan Balanced Modulator

Balanced modulator ini digunakan untuk mencampur atau memodulasi sinyal data dengan sinyal *carrier* akan menghasilkan sebuah sinyal modulasi BPSK akan berbentuk sinyal *double sideband suppressed carrier* (DSB-SC). Perancangan balanced modulator ini berkaitan dengan kesederhanaan

ranagkaian modulator yang akan direalisasikan dengan unjuk kerja yang realatif baik terutama dalam menghilangkan frekuensi noise dari masukannya.

Penguatan yang terjadi pada balanced modulator ini bisa ditentukan dengan menggunakan persamaan :

— ——— ……..……(3.11)

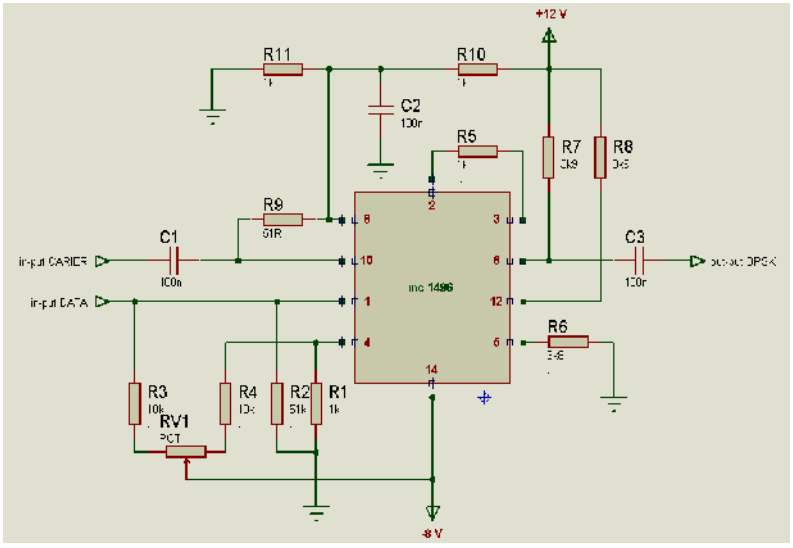
Dimana; RL = R7

Re = R5

———

Untuk re diketahui pada saat pengukuran pada balanced modulator sebesar 1,6 mV, dimana nilai ini didapat dari datasheet MC1496 sebagai rancangan awal penguatan balanced modulator.

Maka : AVS = ——— = 3,77 kali penguatan



Gambar 3.8 Rangkaian Balanced Modulator