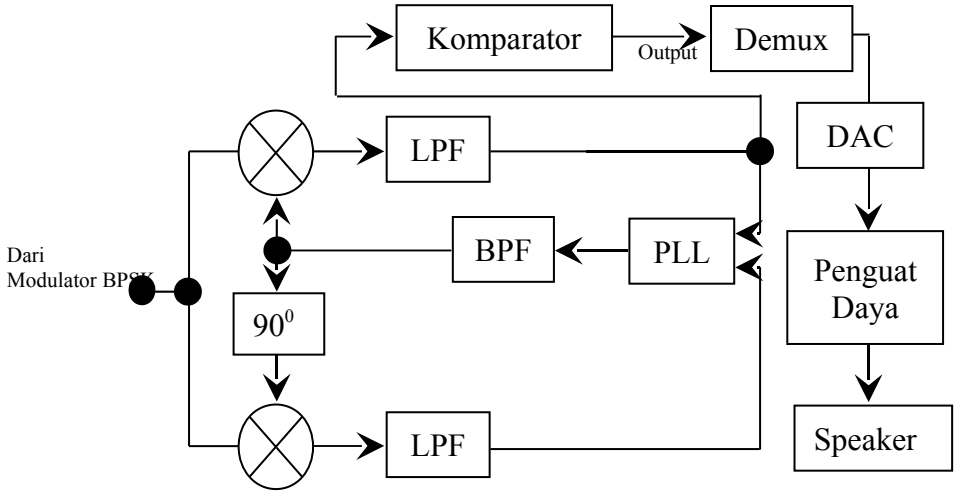
BAB III

PERANCANGAN DAN REALISASI

3.1 Perancangan Alat

Blok diagram *carrier recovery* dengan metode *costas loop* yang direncanakan diperlihatkan pada Gambar 3.1. Sinyal masukan *carrier recovery* yang berasal dari *modulator* BPSK dicabang dua dan masing-masing dimasukkan pada pengali dan dikalikan dengan sinyal gelombang pembawa yang berbeda fasa 90^0. Masing-masing keluaran pengali dilewatkan pada *low pass filter* untuk menekan komponen frekuensi gelombang pembawa. Sinyal pada kedua cabang kemudian dikalikan dan dilewatkan pada fasa detektor untuk mendapatkan tegangan informasi kesalahan fasa, *loop filter* akan meredam *noise* yang masuk. Keluaran *loop filter* adalah sinyal kemudi bagi *voltage controlled oscillator*. Ketiga rangkaian tersebut membentuk satu sistem yang disebut dengan *phase locked loop*.

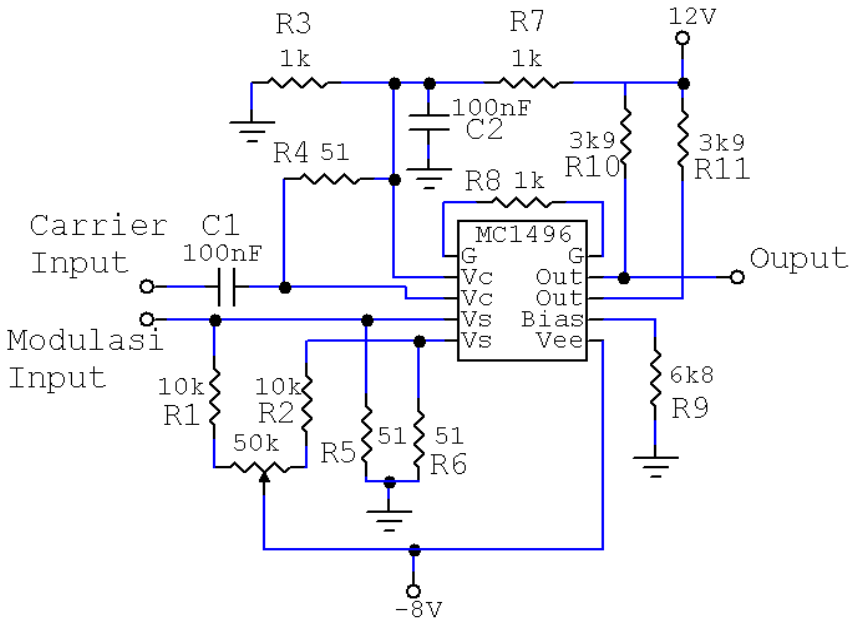
Sinyal keluaran pada demodulator berupa sinyal digital, untuk mendapatkan sinyal analog seperti pada sumber input modulator terlebih dahulu harus dilewatkan melalui *converters* (DAC). Sinyal keluaran DAC dikuatkan melalui rangkaian penguat daya dan speaker akan menghasilkan suara yang ditransmisikan melalui sebuah kabel dari pengirim (modulator) dengan sumber *input* berupa suara.



Gambar 3.1 Blok Diagram Carrier Recovery dengan Metode Costas Loop

3.2 Rangkaian Pengali In-Phase dan Quadrature

Rangkaian pengali ini merupakan *balance demodulator* yang di rancang menggunakan IC MC1496. Penguatan dari seluruh rangkaian *balance demodulator* ditentukan dari nilai R8 sedangkan R9 menentukan besar arus bias. Rangkaian *balance demodulator* yang di rancang adalah sebagai berikut.



Gambar 3.2 Rangkaian Balance Demodulator

Rangkaian *Balance* Demodulator memiliki dua masukan sinyal, yaitu sinyal *carrier* dan sinyal modulasi. Sinyal *carrier* menjadi masukan bagi *balance demodulator* dan memiliki nilai frekuensi yang sama besar dengan sinyal *carrier* yang berada pada sinyal modulasi. Ketika kedua sinyal tersebut dimasukkan ke dalam rangkaian *balance demodulator*, maka sinyal *carrier* tersebut hilang sehingga sinyal yang keluar dari rangkaian *balance demodulator* adalah sinyal informasi.

3.3 Rangkaian Low Pass Filter In-Phase dan Quadrature

Low pass filter pada masing-masing cabang dimasukkan untuk menekan frekuensi gelombang pembawa hasil keluaran pengali tetapi harus dapat meloloskan frekuensi suara. Bentuk rangkaian yang akan dibuat diperlihatkan dalam Gambar 3.3.

Adapun perhitungan perancangan dari rangkaian *Low Pass Filter* ini adalah sebagai berikut :

Frekuensi cut off, *f*c= 4KHz

Kapasitor, C = 100 nF

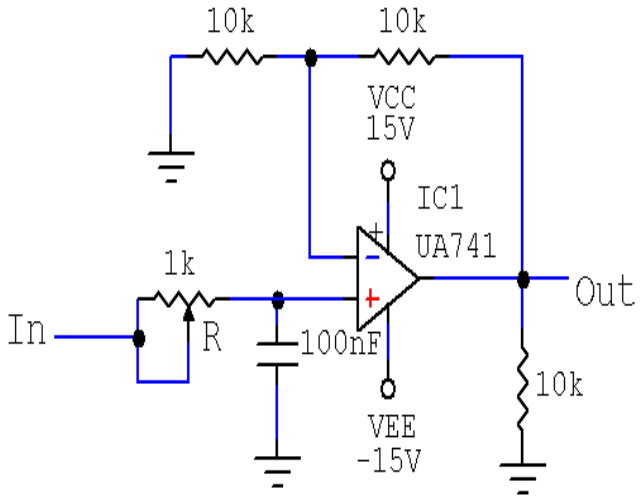
$$R = \frac{1}{2\pi \,.f_c.C}$$

$$R = \frac{1}{2.3{,}14.4000.100.10^{-9}} = \frac{1.10^9}{6{,}28.4000.100}$$

$$= \frac{1.10^9}{2512000}$$

$$= 398{,}08\ \Omega$$

Karena nilai resistor 398,08 Ω tidak ada di pasaran, maka diganti dengan variabel resistor dengan nilai 1 kΩ.



Gambar 3.3 Rangkaian Low Pass Filter

3.4 Rangkaian Band Pass Filter

Band pass filter dirancang hanya untuk melewatkan sebuah band frekuensi saja seraya memperlemah semua frekuensi di luar band itu. Bentuk rangkaian yang akan dibuat diperlihatkan dalam Gambar 3.4. *Band Pass Filter* yang dibuat adalah *Band Pass Filter* pita sempit, dengan menggunakan komponen aktif *integrated circuit opersional amplifier* (IC Op-Amp) uA 741 di tambah dengan komponen pasif resistor dan kapasitor.

Adapun perhitungan perancangan dari rangkaian *Band Pass Filter* ini adalah sebagai berikut :

$$\beta = \frac{\omega_o}{Q} = \frac{2\pi f_0}{Q}$$

Frekuensi , f_0 = 3 kHz

f_L = 500 Hz

f_H = 4000 Hz

$\beta = f_H - f_L = 4000\text{Hz} - 500\text{Hz}$

$\beta = 3500$ Hz

Penguatan, $A_0 = 2$

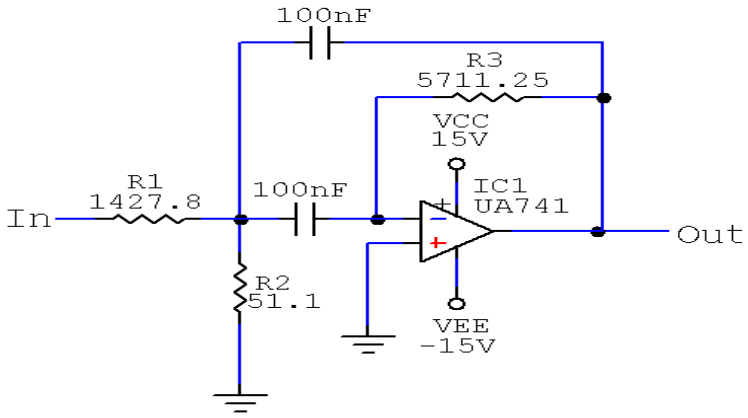
Capasitor, $C_1 = C_2 = C = 100$ nF

$$Q = \frac{\omega_0}{\beta} = \frac{2\pi f_0}{\beta} = \frac{2.3{,}14.3000}{3500} = \frac{6{,}28.3000}{3500} = \frac{18840}{3500} = 5{,}38$$

Resistor, $R_1 = \frac{Q}{2\pi . f_0 . C . A_0} = \frac{5{,}38}{2.3{,}14.3000.100.10^{-9}.2} = 1427{,}8\Omega$

Resistor, $R_2 = \frac{Q}{(2Q^2 - A_0)2\pi . f_0 C} = \frac{5{,}38}{(2.5{,}38^2 - 2)6{,}28.3000.100.10^{-9}} = 51{,}1\Omega$

Resistor, $R_3 = \frac{Q}{\pi . f_0 . C} = \frac{5{,}38}{3{,}14.3000.100.10^{-9}} = 5711{,}3\Omega$



Gambar 3.4 Rangkaian Band Pass Filter

3.5 Rangkaian Penggeser Fasa 90^0

Agar diperoleh perbedaan fasa sebesar 90^0 antara gelombang pembawa *In-phase* dan *Quadrature*, digunakan rangkaian penggeser fasa sinyal sinus seperti pada Gambar 3.5. Untuk membuat rangkaian penggeser fasa, sudut fasa θ hanya tergantung pada R_x dan C_x serta masukan frekuensi penggeser fasa.

Perancangan rangkaian penggeser fasa 90^0 menggunakan *integrated circuit operasional amplifier* (IC Op-Amp) µA 741 di tambah dengan komponen pasif resistor dan kapasitor.

Adapun perhitungan untuk menentukan nilai komponen yang digunakan, adalah sebagai berikut :

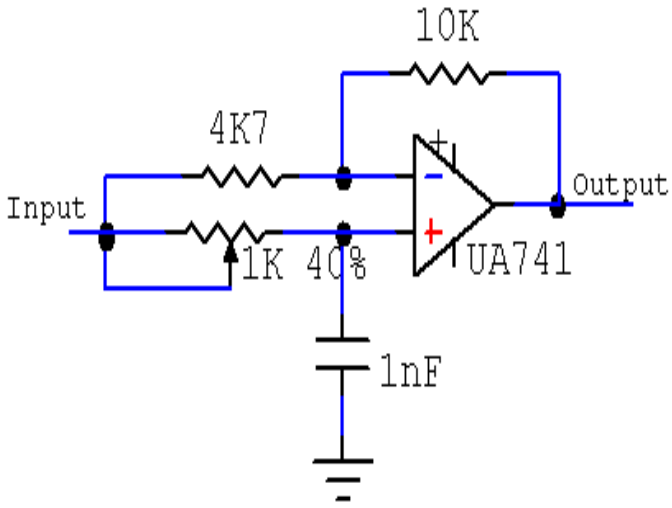
Frekuensi OSC =1 MHz

Capasitor, C = 1 nF

$$R = \frac{tg\left(\frac{\theta}{2}\right)}{2\pi .f.c}$$

$$R = \frac{tg\left(\frac{90^0}{2}\right)}{2.3{,}14.1.10^6.1.10^{-9}} = \frac{tg45}{6{,}28.1.10^{-3}.} = \frac{1}{6{,}28.1.10^{-3}} = \frac{1.10^3}{6{,}28.} = 159{,}2\Omega$$

Dikarenakan nilai resistor sebesar 159,2 Ω tidak ada di pasaran maka digunakan *trimmer potensiometer* 1 KΩ. Untuk mendapatkan suatu pengaturan yang baik dari pergeseran fasa yang diinginkan.



Gambar 3.5 Rangkaian Penggeser Fasa 90^0

3.6 Rangkaian Phase locked Loop

Rangkaian *phase locked loop* pada gambar 3.6, berfungsi sebagai *matched narrow band adjustable filter*. Perancangan rangkaian *Phase Locked Loop* menggunakan *integrated circuit* (IC) *phase locked loop* tipe LM 565 di tambah dengan komponen pasif resistor dan kapasitor.

Adapun perhitungan perancangan dari rangkaian *Phase Locked Loop* yang akan di buat adalah sebagai berikut :

Tegangan power supply = ± 5 V

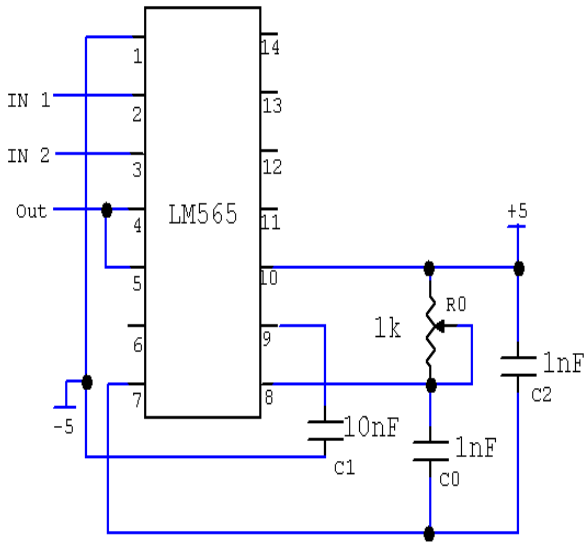
Frekuensi OSC, f_0 = 1 MHz

Kapasitor, C_0 = 1 nF

Kapasitor, C_1 = 10 nF

Kapasitor, C_2 $= 0{,}1.C1$ = 1 nF

Resistor, $R_0 = \frac{0{,}3}{f_0.C_0} = \frac{0{,}3}{10^6.10^{-9}} = 300\Omega$

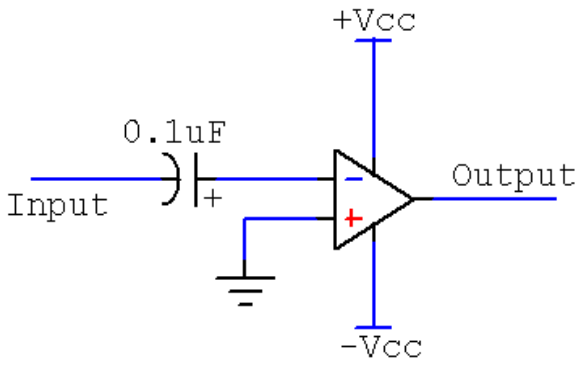


Gambar 3.6 Rangkaian Phase Locked Loop

Pada Gambar 3.6 merupakan sistem yang terdiri dari tiga rangkaian *phase detector*, *loop filter*, dan *voltage controlled oscillator* (VCO) yang membentuk sebuah *phase locked loop*.

3.7 Komparator

Komparator merupakan rangkaian pengubah sinyal sinusoidal menjadi sinyal kotak, tegangan yang masuk ke rangkaian komparator dibandingkan dengan tegangan referensi yang ada di rangkaian komparator sehingga *output* sinyal pada rangkaian komparator berbentuk kotak. Berikut adalah rangkaian komparator yang di rancang.



Gambar 3.7 Rangkaian Komparator

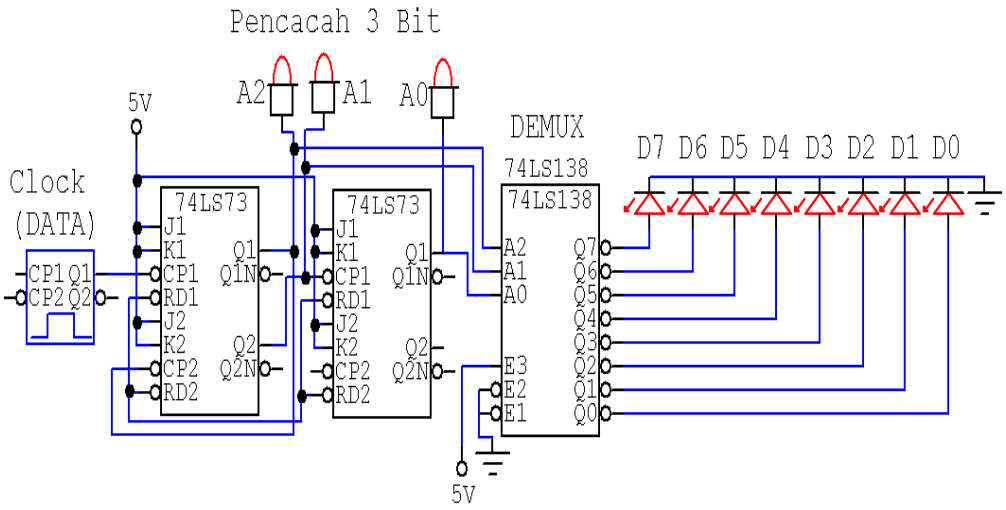
Pada rangkaian komparator, kapasitor di pasang pada *input inverting* pada ic op-amp yang berfungsi sebagai *coupling* (penghilang sinyal DC).

3.8 Pencacah 3 Bit dan Rangkaian Demultiplekser

Pencacah 3 bit (*counter*) adalah rangkaian digital yang terdiri dari beberapa flip-flop yang menghasilkan perubahan *output* sesuai dengan masukan *clock* yang diberikan padanya. Pada pencacah biner, *output* yang dihasilkan adalah perubahan kombinasi biner yang merepresentasikan cacahan. Pencacah

biner 3 bit yang di rancang terdiri dari duah buah IC JK-FF 74LS73, masukan berupa *clock* (data) yang akan menghasilkan perubahan *output* sesuai dengan masukan *clock* yang diberikan padanya. *Ouput* dari pencacah 3 bit ini menjadi masukan rangkaian demultiplekser seperti terlihat pada Gambar 3.8

Sebuah *Demultiplexer* adalah rangkaian logika yang menerima satu *input* data dan mendistribusikan *input* tersebut ke beberapa *output* yang tersedia. Seleksi data-data *input* dilakukan oleh *selector line*, yang juga merupakan *input* dari *demultiplexer* tersebut. Pada perancangan demultiplekser disini menggunakan IC 74LS138. Berikut adalah rangkaian demultiplekser yang di rancang.

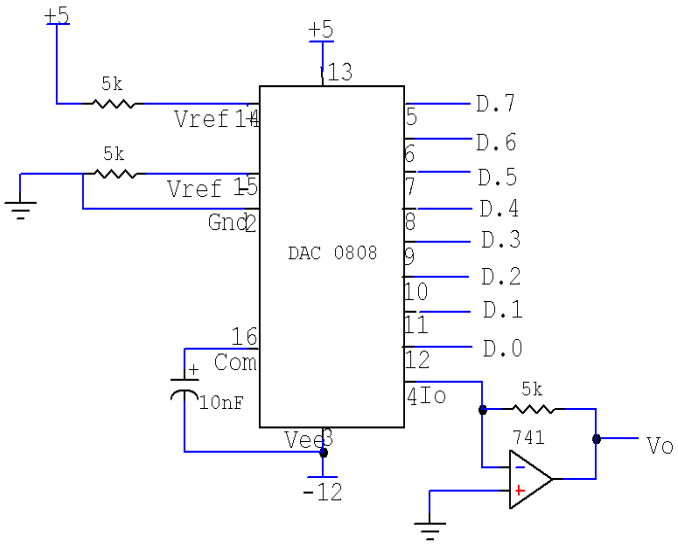


Gambar 3.8 Pencacah 3 Bit dan Rangkaian Demultiplekser

3.9 Rangkaian DAC

Pada perancangan ini digunakan DAC 0808. DAC 0808 adalah DAC yang mempunyai 8 bit *input*, dengan metode konversi rangkaian R-2R *Ladder*, dengan ketelitian (1/256).

Tegangan *output* DAC tergantung pada nilai yang diberikan pada pin Vref(+) dan pin Vref(-).



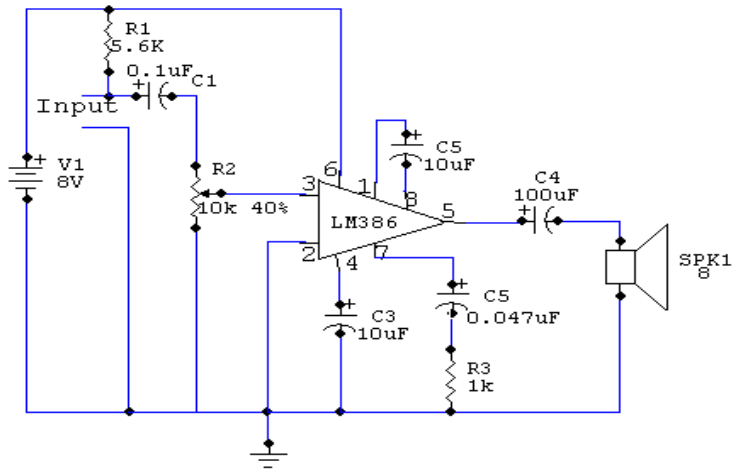
Gambar 3.9 Rangkaian DAC 0808

3.10 Rangkaian Penguat Daya

Untuk membuat *amflifier* kita bisa menggunakan transistor atau juga IC OP Amp. Penggunaan rangkaian penguat daya disini menggunakan IC LM386. Terlihat Gambar 3.10 merupakan rangkaian penguat daya yang akan di buat.

Adapun komponen yang digunakan adalah sebagai berikut :

1. IC LM386
2. R1 = 5.6K
3. R2 = 10K (potensio)
4. R3 = 10 Ohm
5. C1 = 0.1 µF
6. C2,C3 = 10 µF
7. C4 = 100 µF
8. C5 = 0.047 µF



Gambar 3.10 Rangkaian Penguat Daya

Sinyal suara akan diubah oleh sinyal analog atau sinyal suara menjadi sinyal listrik. Sinyal listrik ini selanjutnya di proses (di perkuat sampai 200x) IC op amp. Hasil penguatan selanjutnya dimasukkan ke speaker dan kemudian oleh speaker di ubah menjadi suara. Volume suara yang dikeluarkan speaker jauh lebih keras dibandingkan suara yang dimasukkan pada masukan (*input*).