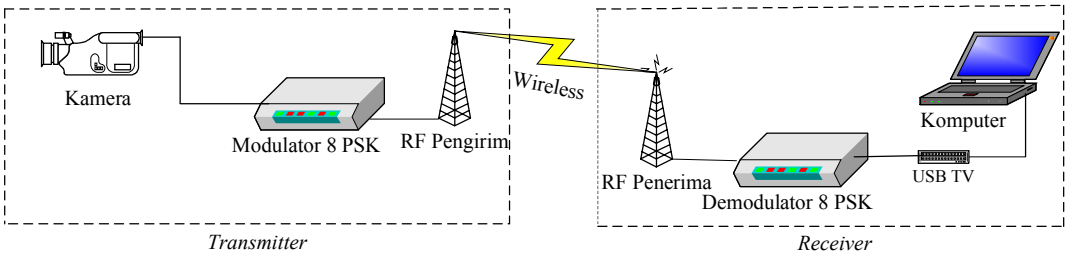
BAB III

PERANCANGAN SISTEM

Sistem monitoring ini terdiri dari perangkat keras (*hadware*) dan perangkat lunak (*software*). Perangkat keras terdiri dari bagian blok pengirim (*transmitter*) dan blok penerima (*receiver*). Sedangkan perangkat lunak adalah suatu program sudah jadi yang di *install* di komputer yang bertugas untuk menampilkan dan menyimpan informasi yang dikirimkan dari kamera.

3.1 Perangkat Keras (*Hadware*)

Dalam perancangan perangkat keras ini terdiri dari beberapa bagian, berikut ini adalah diagram alur pengiriman informasi dari sistem alat yang dirancang.



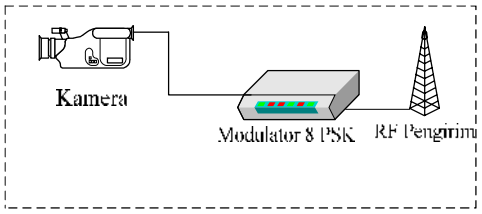
Gambar 3.1 *Blok Diagram Alur Pengiriman Data dari Kamera ke Komputer*

Blok perancangan sistem ini terdiri dari blok diagram *Transmitter* (TX) dan blok diagram *Receiver* (RX). Tx berada pada bagian sistem pengirim sedangkan Rx berada pada bagian sistem penerima. Sistem pengirim dan penerima ini dapat melakukan

pengiriman dan penerimaan data yang berupa gambar yang berasal dari sebuah kamera dan hasil gambar tersebut dapat disimpan dan ditampilkan di komputer.

3.1.1 *Transmitter* (TX)

Blok diagram *transmitter* ini terdiri dari beberapa blok yang terdiri dari kamera, modulator 8 PSK dan *Radio Frequency* (RF) FM, sebagaimana ditunjukkan pada ***Gambar 3.2***.



Gambar 3.2 *Blok Diagram Transmitter*

1. Kamera

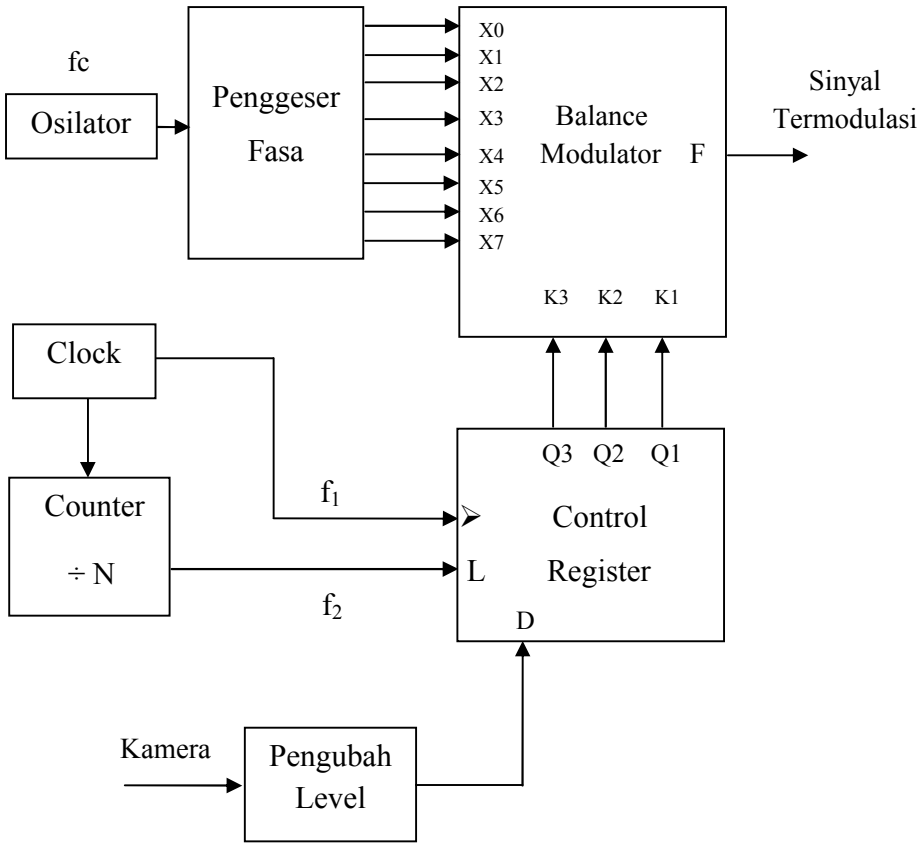
Kamera digunakan sebagai *interface* yang dapat menangkap objek gambar. *Output* dari kamera dihubungkan dengan *input* modulator sehingga terjadi koneksi antara kamera dengan modulator. Sesudah terjadi koneksi, maka gambar yang ditangkap oleh kamera dikirimkan ke rangkaian modulator 8 PSK sebelum dipancarkan menggunakan RF FM.

2. Modulator 8 PSK

Pada perancangan sistem monitoring ini modulator digunakan sebagai *device* yang dapat melakukan proses modulasi sinyal. Gambar yang dikirimkan dari kamera ke

rangkaian modulator mengalami proses modulasi sinyal, dimana parameter gelombang pembawa (*carrier*) berubah sesuai dengan sinyal informasi atau gambar.

Teknik modulasi yang digunakan dalam perancangan sistem ini, yaitu menggunakan modulasi 8 *Phase Shift Keying* (PSK). Masukannya berupa data *Not Return Zero* (NRZ) yang berasal dari keluaran kamera dengan frekuensi 17 kHz dalam keadaan cahaya normal dan 85 kHz dalam kedaan cahaya terang dengan gelombang pembawa sebesar 500 KHz. Berikut adalah blok diagram modulator 8 PSK yang dirancang.

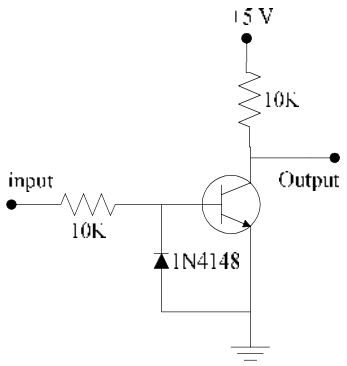


Gambar 3.3 *Blok Diagram Modulator 8 PSK*

Blok diagram modulator 8 PSK ini terdiri dari beberapa blok rangkaian, diantaranya rangkaian pengubah level, pengacak data, osilator 500 KHz, pembangkit sinyal kotak 200 kHz, pencacah (*counter*), penggeser fasa, *control shift register*, dan *balance modulator.*

a. Pengubah Level

Rangkaian pengubah level ini berfungsi mengubah data dari kamera yang berlevel *Return to Zero* (RZ) ke *level Not Return to Zero* (NRZ) menggunakan prinsip *transistor transistor logic* (TTL). Jenis rangkaian yang digunakan untuk mengubah level sinyal RZ ke level NRZ menggunakan transistor NPN yang bekerja sebagai penguatan common *collector.* Berikut adalah gambar rangkaian TTL yang dirancang.



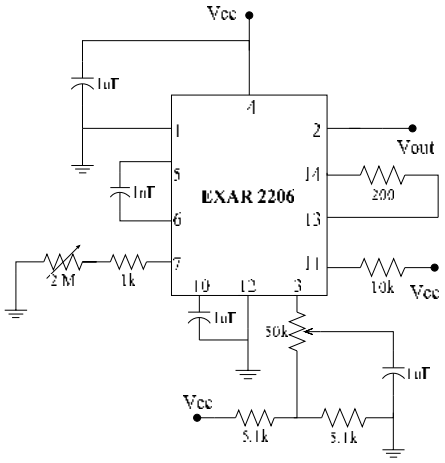
Gambar 3.4 *Rangkaian Pengubah Level*

Rangkaian pengubah level di atas mengisolasi masukan ke basis dan sebuah resistor yang dipasang secara *pull-up* ke *collector*. Sumber tegangan DC yang menjadi masukkan bagi kaki *collector* pada transistor berfungsi sebagai penentu nilai tegangan yang keluar pada *output* rangkaian pengubah level. Karena TTL bekerja

pada tegangan 5 volt, maka rangkaian pengubah level yang dirancang diberi sumber tegangan DC 5 volt.

b. Osilator 500 KHz

Rangkaian osilator ini digunakan untuk membangkitkan sinyal pembawa (*carrier*) yang berbentuk sinusoidal dengan frekuensi 500 KHz, yang dibangkitkan oleh IC pembangkit sinyal sinusoidal dengan tipe EXAR 2206. Berikut adalah gambar rangkaian osilator yang dirancang.



Gambar 3.5 *Rangkaian Osilator*

Adapun spesifikasi osilator yang akan dirancang adalah sebagai berikut.

1. Frekuensi keluaran 500 KHz.
2. Adanya pengaturan amplitudo.

Pada rangkaian osilator, umumnya frekuensi keluaran ditentukan oleh elemen penentu frekuensi yang biasanya terdiri dari elemen R dan C. Akan tetapi frekuensi operasi maksimum dari rangkaian osilator yang menggunakan IC mempunyai batas maksimum yang sudah ditentukan dalam data *sheet* sehingga penentuan elemen R dan C tidak sembarang nilainya. Besarnya frekuensi yang dihasilkan dari rangkaian osilator ditentukan menggunakan persamaan sebagai berikut.

=— (3.1)

c. Penggeser fasa (*Phase Switching Network*)

Untuk mencari sudut fasa dinyatakan dengan persamaan sebagai berikut.

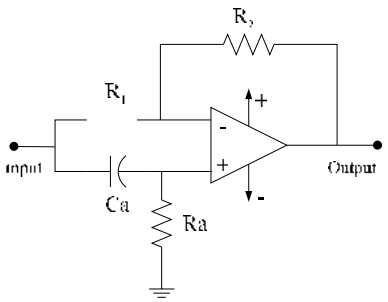
$= 2 \quad 2$ (derajat) (3.2)

Pada perancangan modulator 8 PSK menggunakan delapan nilai sudut fasa yang berbeda. Sudut fasa yang dirancang adalah sebagai berikut.

Tabel 3.1 *Sudut Fasa yang Dirancang*

Sudut Fasa			
0^o	45^o	90^o	135^o
180^o	225^o	270^o	315^o

Untuk merancang sudut 0^o, 45^o, 90^o dan 135^o menggunakan rangkaian sebagai berikut.



Gambar 3.6 *Rangkaian Penggeser Fasa*

Pada rangkaian penggeser fasa di atas terdapat beberapa komponen yang menentukan besarnya nilai sudut yang diinginkan, yaitu kapasitor (C_a) dan resistor (R_a). Untuk mempermudah perancangan rangkaian penggeser fasa ini, maka diantara komponen Ra dan Ca harus ditentukan salah satu. Agar mudah dalam melakukan pengaturan nilai sudut, maka komponen Ca ditentukan nilainya sedangkan nilai Ra dicari. Untuk mencari nilai Ra menggunakan persamaan sebagai berikut:

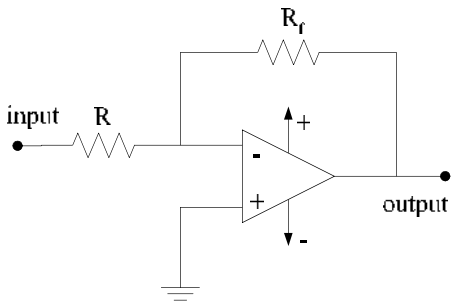
$$= \frac{(/\quad)}{\quad} \tag{3.3}$$

Dari persamaan (3.6), maka diperoleh harga-harga komponen Ra untuk setiap nilai sudut fasa yang berbeda, seperti terlihat pada ***Tabel 3.2***.

Tabel 3.2 *Nilai Komponen Ra untuk setiap Sudut Fasa*

Frekuensi Carrier (kHz)	Kapasitor (Ca) (nF)	Sudut Fasa (derajat)	Resistor (Ra) (ohm)
500	1	0^o	0
		45^o	131,8
		90^o	318,5
		125^o	768,5

Untuk merancang sudut 180^o, 225^o, 270^o dan 315^o menggunakan rangkaian sebagai berikut.



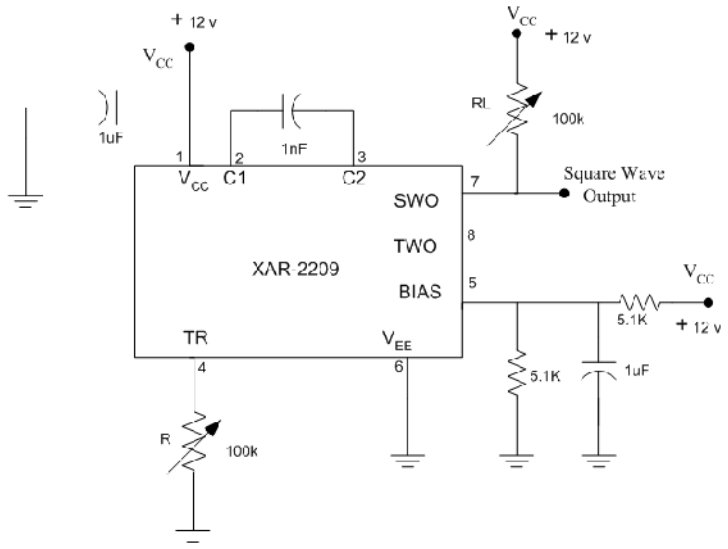
Gambar 3.7 *Rangkaian Penggeser Fasa* 180^0

Gambar 3.7 merupakan rangkaian *inverting* atau disebut rangkaian pembalik fasa. Rangkaian tersebut dapat mengeser fasa sebesar 180^0 sehingga keluaran dari rangkaian *inverting* akan berlawanan fasa 180^0 dengan masukannya. Sudut 180^o, 225^o, 270^o dan 315^o didapat dari masing-masing sudut fasa 0^o, 45^o, 90^o dan 135^o yang dijadikan masukan untuk rangkaian *inverting*. Penguatan tegangan dari rangkaian *inverting* terletak pada komponen $R_{f,}$ dimana nilai R_f harus lebih besar dari *R*. Penguatan tegangan pada rangkaian *inverting* dapat dihitung menggunakan persamaan sebagai berikut.

$$= - — . \qquad (3.4)$$

d. Gelombang Kotak (*Clock*) 100 kHz

Gelombang kotak 100 kHz ini dirancang menggunakan rangkaian IC XAR 2209. IC tersebut dapat membangkitkan sinyal kotak sampai frekuensi 1 MHz. Berikut adalah gambar rangkaian gelombang kotak yang dirancang.



Gambar 3.8 *Rangkaian Gelombang Kotak*

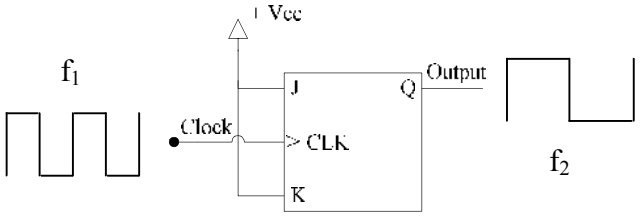
Output dari rangkaian gelombang kotak berasal dari pin 7 yang menghasilkan gelombang persegi (*squarewave*), sehingga keluarannya adalah bersifat *open collector* artinya harus dipasang resistor *eksternal* terhadap Vcc. Frekuensi yang dihasilkan dari rangkaian gelombang kotak dapat dicari dari *timing* kapasitor (C) dan *timing* resistor (R) menggunakan persamaan sebagai berikut:

=— (3.5)

e. Pencacah (*Counter*)

Pada perancangan rangkaian pencacah ini menggunakan IC 7473 dengan komponen utamanya adalah flip-flop JK. IC 7473 mempunyai dua buah flip-flop JK didalamnya. Pada perancangan rangkaian pencacah ini menggunakan satu buah flip-flop JK,

karena gelombang kotak yang digunakan untuk mengontrol rangkaian *shift register* membutuhkan dua nilai frekuensi, yaitu f_1 dan f_2. Frekuensi f_2 diambil dari keluaran rangkaian pencacah, sedangkan frekuensi f_1 diambil dari keluaran rangkaian gelombang kotak. Berikut adalah blok skematik rangkaian pencacah.

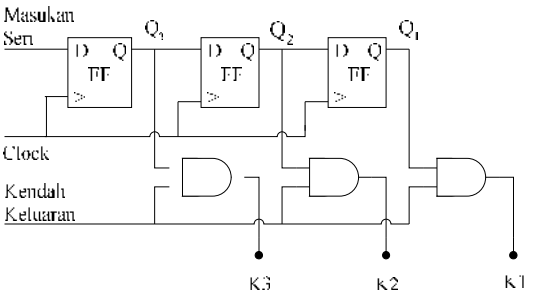


Gambar 3.9 *Blok Skematik Rangkaian Pencacah*

Berdasarkan perancangan pada ***Gambar 3.9*** gelombang kotak menjadi masukan untuk rangkaian pencacah. Kemudian gelombang kotak tersebut dibagi menjadi setengah nilai frekeunsi dari frekuensi gelombang kotak. Pada saat J dan K bernilai '1' (*high*), maka flip-flop berada dalam "toggle", artinya keluaran Q akan berlawanan dengan keluaran sebelumnya. Ketika J dan K bernilai '0' (*low*), maka flip-flop tidak memberikan tanggapan apapun sehingga keluaran Q tetap bertahan pada keadaan terakhirnya.

f. *Control Shift Register*

Rangkaian *control shift register* berfungsi untuk menyimpan data atau informasi. Pada perancangan ini menggunakan metode pengeluaran data secara paralel sebagaimana ditunjukkan pada ***Gambar 3.10***.



Gambar 3.10 *Rangkaian Control Shift Register*

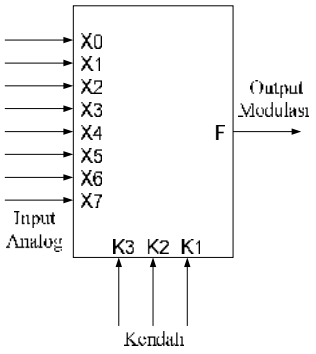
Rangkaian c*ontrol shift register* di atas dibangun dari kombinasi dua buah IC, yaitu IC 7474 dan IC 7408. IC 7474 berfungsi sebagai penyimpan data sedangkan IC 7408 berfungsi sebagai kendali keluaran data. Gerbang AND memiliki masukan dari keluaran FF dan sinyal kendali keluaran. Keluaran dari gerbang AND ini merupakan data yang akan dikeluarkan dari register.

Ketika kendali keluaran bernilai "0", maka gerbang AND akan memiliki keluaran "0". Tetapi pada saat kendali keluaran bernilai "1", maka isi register akan dikeluarkan secara bersamaan dan dapat di baca mulai dari K3, K2 dan K1. Dengan demikian penambahan gerbang AND pada rangkaian *control shift register* berfungsi untuk mengatur kapan saatnya data yang tersimpan dalam register tersebut akan dikeluarkan. Data yang dikeluarkan dari rangkaian *control shift register* terjadi, jika kendali keluaran bernilai "1".

g. *Balance Modulator*

Pada perancangan *balance modulator* ini menggunakan IC multiplekser. IC Multiplekser ini mempunyai sifat, yaitu mempunyai banyak masukan dan satu

keluaran sehingga IC multiplekser ini dapat digunakan sebagai pencampur sinyal atau *balance modulator*. Berikut adalah blok skematik rangkaian *balance modulator* yang dirancang.



Gambar 3.11 *Blok Skematik Rangkaian Balance Modulator*

Pada perancangan ini terdapat dua bagian masukan untuk rangkaian *balance modulator*, masukannya berasal dari rangkaian penggeser fasa dan pengendali keluaran (data yang mengalami pergeseran). Jumlah masukan untuk setiap bagian dapat ditentukan melalui 2^n, dimana n menunjukkan jumlah saluran kendali (pengendali) sedangkan 2^n menunjukkan jumlah saluran masukan (berasal dari penggeser fasa). Berikut adalah tabel kebenaran multiplekser.

Tabel 3.3 *Tabel Kebenaran Multiplekser*

$\overline{\quad\quad}$	K_3	K_2	K_1	F
1	X	X	X	0
0	0	0	0	X_0
0	0	0	1	X_1
0	0	1	0	X_2

0	0	1	1	X_3
0	1	0	0	X_4
0	1	0	1	X_5
0	1	1	0	X_6
0	1	1	1	X_7

Berdasarkan tabel kebenaran multiplekser di atas, $\overline{\quad\quad}$ memegang peranan penting dalam mengeluarkan data. Jika E mewakili saluran $\overline{\quad\quad}$, maka berdasarkan tabel kebenaran multiplekser keluaran F dinyatakan dengan persamaan sebagai berikut.

$$= \overline{\quad}. \quad . \quad . \quad . \quad + \overline{\quad}. \quad . \quad . \quad . \quad + \overline{\quad}. \quad . \quad . \quad . \quad + \overline{\quad}. \quad . \quad . \quad . \quad +$$

$$\overline{\quad}. \quad . \quad . \quad . \quad + \overline{\quad}. \quad . \quad . \quad . \quad + \overline{\quad}. \quad . \quad . \quad . \quad + \overline{\quad}. \quad . \quad . \quad . \qquad (3.6)$$

Ketika saluran $\overline{\quad\quad} = 1$, maka keluaran bernilai ‘0’ sehingga keluaran dari rangkaian *balance modulator* tidak akan terjadi modulasi 8 PSK. Tetapi ketika saluran $\overline{\quad\quad} = 0$, keluaran F diatur melalui pengontrol keluaran, yaitu K_1, K_2, dan K_3. Sehingga keluaran dari rangkaian *balance modulator* akan membentuk sinyal modulasi 8 PSK.

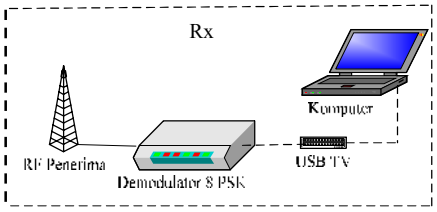
3. *Radio Frequency* FM di Pengirim

Radio Frequency digunakan sebagai *device* yang dapat memancarkan sebuah sinyal modulasi dibagian pengirim menggunakan jenis FM. Sinyal gambar yang sudah mengalami proses modulasi dibagian *output* modulator ditransmisikan melalui udara

menggunakan *Radio Frequency FM* sehingga sinyal modulasi tersebut dapat diterima oleh *Radio Frequency FM* dibagian penerima.

3.1.2 *Receiver* (RX)

Blok diagram *receiver* ini terdiri dari beberapa blok yang terdiri dari *Radio Frequency FM*, demodulator 8 PSK dan komputer sebagaimana ditunjukkan pada ***Gambar 3.12***.



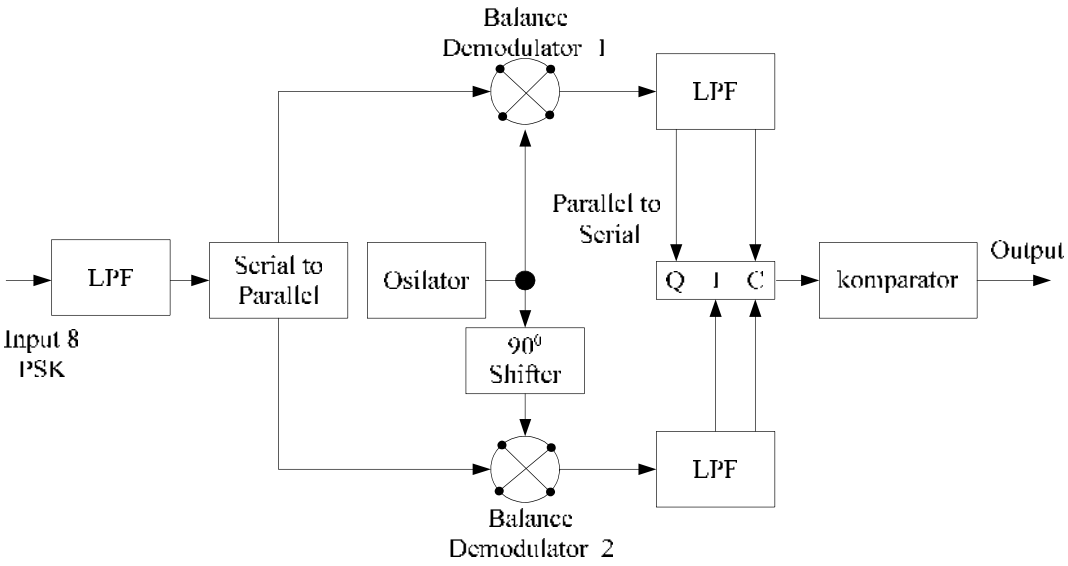
Gambar 3.12 *Blok Diagram Receiver*

1. *Radio Frequency* FM di Penerima

Radio Frequency FM digunakan sebagai *device* yang dapat menerima sebuah sinyal modulasi yang ditransmisikan melalui udara. Sinyal modulasi yang dipancarkan *Radio Frequency FM* dibagian *transmitter* ke udara kemudian diterima oleh *Radio Frequency FM* dibagian *receiver*. Kemudian sinyal modulasi yang sudah diterima *Radio Frequency FM* dibagian penerima disalurkan ke *input* demodulator untuk melalui proses selanjutnya sampai sinyal termodulasi tersebut menjadi sinyal informasi kembali.

2. Demodulator 8 PSK

Demodulator 8 PSK digunakan sebagai *device* yang dapat melakukan proses demodulasi sinyal yang termodulasi. Sinyal informasi yang menyatu dengan sinyal pembawa dipisahkan melalui proses demodulasi, sehingga *output* dari demodulator 8 PSK berupa sinyal informasi. Berikut adalah blok diagram demodulator 8 PSK.



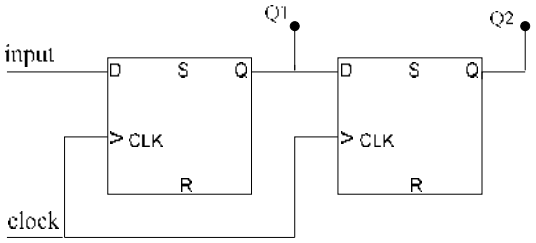
Gambar 3.13 *Blok Diagram Demodulator 8 PSK*

Blok diagram demodulator 8 PSK di atas terdiri dari beberapa blok, diantaranya *serial to parallel*, Osilator 500 kHz, *balance demodulator*, penggeser fasa 90^0, *Low Pass Filter* (LPF), *parallel to serial* dan komparator.

a. *Serial to Parallel*

Rangkaian *serial to parallel* ini dirancang menggunakan metode penyimpanan data secara seri atau berderet. Penyimpanan data secara seri dilakukan dengan cara

memasukan data per-bit. Flip-flop data yang mulai terisi data pertama kali, yaitu flip-flop data yang berada di kiri, kemudian data tersebut digeser per-bit ke kanan sampai flip-flop data yang berada di sebelah kanan terisi. Penggeseran data ini dikendalikan melalui sinyal *clock*. Dalam perancangan ini IC yang digunakan untuk rangkaian *serial to parallel* adalah IC 7474. Berikut adalah rangkaian penyimpan data secara seri.



Gambar 3.14 *Rangkaian Penyimpan Data Secara Seri*

Pada ***Gambar 3.14*** keluaran flip-flop akan berubah sesuai dengan data yang dimasukkan. Ketika *clock*-nya mulai turun dan *clock* bernilai *low* proses ini dinamakan proses merekam data atau mengambil data. Sedangkan, ketika *clock*-nya mulai naik dan *clock* bernilai *high* proses ini dinamakan proses menahan data atau menyimpan data.

b. Osilator 500 KHz

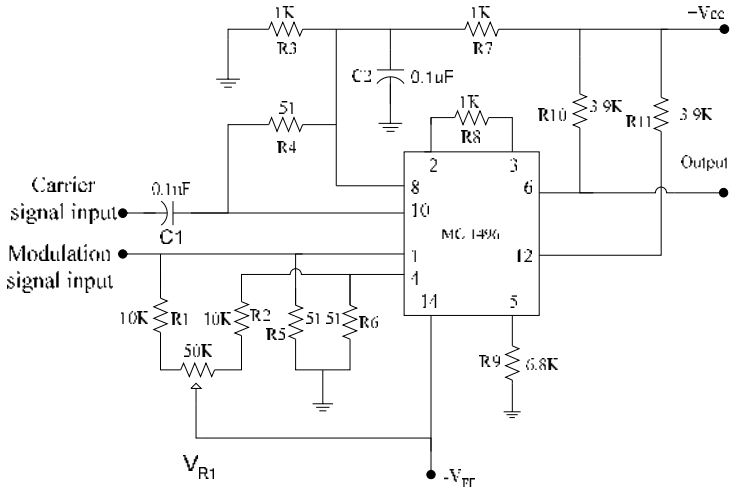
Rangkaian osilator ini digunakan untuk membangkitkan sinyal *carrier* yang berbentuk sinusoidal dengan frekuensi 500 KHz. Perancangan rangkaian osilator ini

sama dengan perancangan rangkaian osilator yang ada di modulator 8 PSK (perhatikan ***Gambar 3.5***).

Rangkaian osilator yang berada di demodulator 8 PSK ini berfungsi untuk mengurangi sinyal *carrier* yang berada pada sinyal termodulasi 8 PSK.

c. *Balance Demodulator*

Balance demodulator yang dirancang ini menggunakan IC MC1496. Penguatan dari seluruh rangkaian *balance demodulator* ditentukan dari nilai R_8 sedangkan R_9 menentukan besar arus bias. Rangkaian *balance demodulator* yang dirancang adalah sebagai berikut.



Gambar 3.15 *Rangkaian Balance Demodulator*

Rangkaian *Balance* Demodulator memiliki dua masukan sinyal, yaitu sinyal *carrier* dan sinyal modulasi. Sinyal *carrier* menjadi masukan bagi *balance demodulator* dan memiliki nilai frekuensi yang sama besar dengan sinyal *carrier* yang berada pada

sinyal modulasi. Ketika kedua sinyal tersebut dimasukkan ke dalam rangkaian *balance demodulator*, maka sinyal *carrier* tersebut hilang sehingga sinyal yang keluar dari rangkaian *balance demodulator* adalah sinyal informasi yang dikirimkan dari kamera.

d. Penggeser Fasa 90^0

Rangkaian pengeser fasa yang dirancang ini besarnya 90^0. Perancangan rangkaian penggeser fasa ini sama dengan perancangan rangkaian pengeser fasa yang ada di modulator 8 PSK (perhatikan ***Gambar 3.6***)

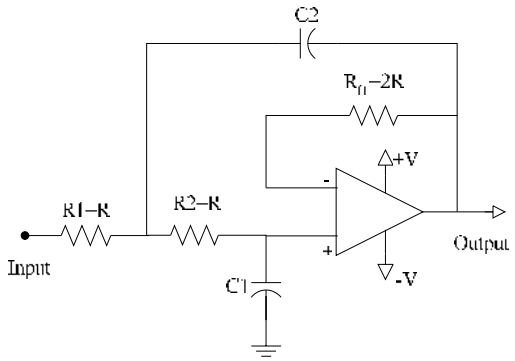
Rangkaian penggeser fasa yang berada di demodulator 8 PSK ini berfungsi untuk menggeser sinyal *carrier* sebesar 90^0 dengan osilator 500 kHz sebagai referensinya. Sinyal *carrier* yang digeser sebesar 90^0 menjadi masukan untuk salah satu *balance demodulator*.

e. *Low Pass Filter* (LPF)

Perancangan rangkaian LPF digunakan sesudah RF penerima dan *balance demodulator*. Rangkaian LPF ini bertujuan agar frekuensi rendah saja yang masuk sedangkan frekuensi tinggi tidak dapat masuk. Pada rangkaian LPF terjadi pembatasan frekuensi yang diteruskan dan ada juga yang ditahan serta terjadi perubahan fasa antara *input* dan *output*. Frekuensi yang berada di bawah frekuensi *cut off* akan diteruskan masuk sedangkan frekuensi yang berada di atas frekuensi *cut off* akan ditahan dan terjadi penurunan *gain*. Penurunan *gain* frekuensi tergantung dari

jumlah orde filter yang digunakan. Rangkaian LPF yang dirancang inyyi menggunakan filter jenis Butterworth dengan jumlah orde filter, yaitu dua atau disebut dengan filter gabungan (*cascada*).

Rangkaian LPF orde pertama ini menggunakan sebuah *op-amp* yang mempunyai konfigurasi *non-inverting* (tidak membalik sinyal *input* yang masuk) dengan masukannya yang berupa dua buah resistor dipasang secara *seri* dan satu buah kapasitor dipasang secara *paralel* dengan *ground* serta satu buah kapasitor berfungsi sebagai umpan balik. Sedangkan untuk penguatan *gain* ditentukan dari besarnya nilai R_{f1} dan R_{f2}. Berikut ini adalah gambar rangkaian LPF untuk orde pertama yang dirancang.



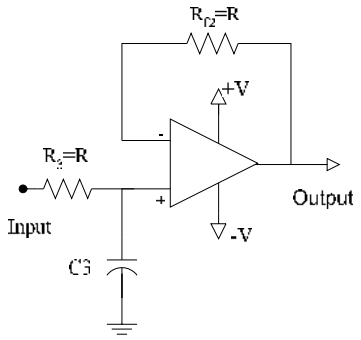
Gambar 3.16 *Rangkaian LPF -40 dB*

Pada perancangan rangkaian LPF -40 dB ini, nilai hambatan dicari menggunakan persamaan sebagai berikut.

$$= \frac{\cdot}{\quad} \qquad (3.7)$$

Dengan cara, menentukan terlebih dahulu frekuensi *cut-off* yang besarnya 500 kHz dan kapasitor C_3 sebesar 1 nF yang berada pada rangkaian LPF orde dua. Untuk R_{f1} besarnya adalah dua kali lipat dari R sedangkan untuk R_1 dan R_2 sama dengan R. Kapasitor C_1 besarnya, yaitu setengah dari kapasitor C_3 sedangkan kapasitor C_2 besarnya dua kali lipat dari kapasitor C_3.

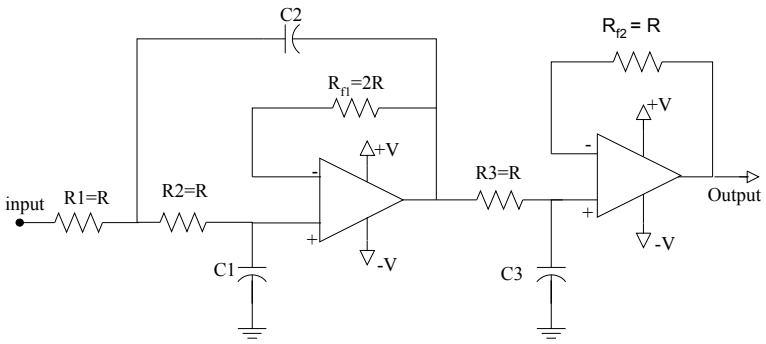
Perancangan rangkaian LPF orde dua ini, sama seperti rangkaian LPF orde pertama yang menggunakan sebuah *op-amp* yang mempunyai konfigurasi *non-inverting* (tidak membalik sinyal *input* yang masuk) dengan masukannya berupa satu buah resistor dan satu buah kapasitor dipasang secara *paralel* dengan *ground*. Sedangkan penguatan *gain* ditentukan oleh R_{f2}. Berikut adalah gambar rangkaian LPF untuk orde ke dua.



Gambar 3.17 *Rangkaian LPF -20 dB*

Pada perancangan rangkaian LPF -20 dB ini, nilai hambatan dicari menggunakan persamaan (3.7) yang sama pada rangkaian LPF orde pertama. R_{f2} dan R_3 mempunyai nilai yang sama dengan R.

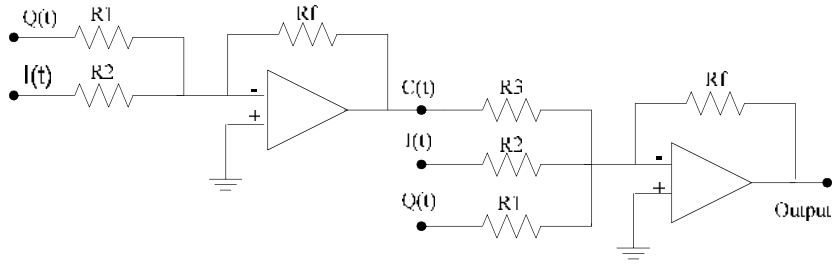
Dengan demikian dari hasil perancangan di atas diperoleh rangkaian lengkap LPF -60 dB yang merupakan penggabungan dari rangkaian LPF orde pertama dan kedua. Berikut ini adalah rangkaian keseluruhan LPF -60 dB.



Gambar 3.18 *Rangkaian Kesuluruhan LPF -60 dB*

f. *Parallel to Serial*

Rangkaian *parallel to serial* ini dirancang menggunakan rangkaian penjumlah, dan berfungsi sebagai rangkaian penjumlah ketiga sinyal, yaitu sinyal Q(t), I(t) dan C(t) yang masing-masing berasal dari *balance demodulator* 1 dan 2. Berikut adalah rangkaian *serial to parallel* yang dirancang.



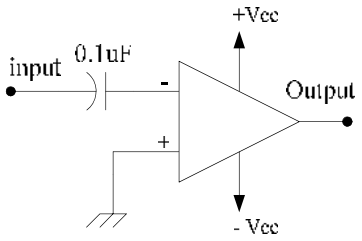
Gambar 3.19 *Rangkaian Serial to Parallel*

Pada ***Gambar 3.19*** sinyal C(t) merupakan penjumlahan antara sinyal Q(t) dan I(t). Kemudian sinyal C(t) dijumlahkan dengan sinyal Q(t) dan I(t) sehingga menghasilkan satu buah *output* sinyal yang dinamakan dengan data yang masih berbentuk sinyal sinusodial. Penjumlahan ketiga sinyal tersebut dirumuskan menggunakan persamaan sebagai berikut.

$$= - \quad - \quad + - \quad + - \tag{3.8}$$

g. Komparator

Komparator merupakan rangkaian pengubah sinyal sinusoidal menjadi sinyal kotak, tegangan yang masuk ke rangkaian komparator dibandingkan dengan tegangan referensi yang ada di rangkaian komparator sehingga *output* sinyal pada rangkaian komparator berbentuk kotak. Berikut adalah rangkaian komparator yang dirancang.



Gambar 3.20 *Rangkaian Komparator*

Pada rangkaian komparator, kapasitor dipasang pada input inverting pada IC op-amp yang berfungsi sebagai *coupling* (penghilang sinyal DC). Bercampurnya sinyal DC pada sinyal informasi dapat mengakibatkan timbulnya *noise* sehingga kualitas sinyal

informasi yang berasal dari kamera dapat berubah atau tidak sesuai dengan informasi yang dikirim.

Data yang diterima pada *output* demodulator 8 PSK ini kemudian dikirimkan ke komputer dengan cara menghubungkan *output* demodulator 8 PSK dengan komputer menggunakan sebuah *converter* yang dapat merubah bentuk *output* kabel RCA menjadi USB. *Converter* yang digunakan, yaitu TV USB karena TV USB mempunyai *input video in* untuk kamera dengan bentuk kabel jack RCA dan *output* USB sehingga TV USB ini dapat dihubungkan ke komputer. Berikut adalah TV USB yang digunakan untuk menghubungkan demodulator 8 PSK dengan komputer.



Gambar 3.21 *TV USB*

Untuk dapat terhubung secara hadware antara rangkaian demodulator 8 PSK dengan komputer yaitu menggunakan *software* TV USB. *Software* ini berfungsi terjadinya sinkronisasi antara komputer dengan TV USB sehingga komputer dapat mengenali dan membaca TV USB ketika dimasukkan ke dalam komputer.

3. Komputer

Komputer merupakan *interface* yang berfungsi sebagai penyimpan *driver software* kamera. Driver kamera ini digunakan agar komunikasi antara komputer dengan rangkaian demodulator terjadi *synchronisasi*. Sesudah terjadinya *synchronisasi,* maka gambar yang ditangkap menggunakan kamera dapat ditampilkan dan disimpan di komputer.

3.2 Perangkat Lunak (*Software*)

Perangkat lunak yang digunakan dalam merancang sistem monitoring ruangan ini menggunakan dua buah perangkat lunak. Pertama *software* untuk menampilkan gambar di komputer menggunakan "CAM WIZARD". Kedua *software* untuk menampilkan bentuk sinyal selama proses pengiriman gambar mulai dari kamera sampai ke komputer menggunakan "*Capture Oscilloscope*".

3.2.1 CAM WIZARD

Software ini mempunyai banyak aplikasi diantaranya dapat menampilkan dan menyimpan gambar di komputer secara manual maupun otomatis.

Gambar yang disimpan secara manual di komputer yaitu video. Sebelum merekam video ada pengaturan terlebih dahulu pada *software CAM WIZARD*. Sesudah dilakukan pengaturan di *software*, maka proses perekaman gambar dapat dimulai dengan cara menghidupkan simbol *Record Video*. Gambar yang ditangkap menggunakan kamera ditampilkan dan disimpan di komputer dengan format video.

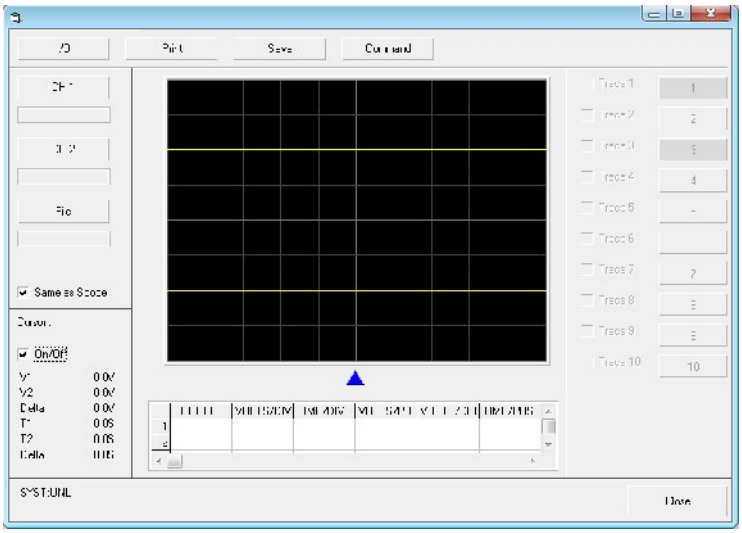
Gambar yang disimpan secara otomatis di komputer yaitu foto. Foto tersebut merupakan hasil dari pengambilan gambar yang dilakukan oleh *software CAM WIZARD* secara otomatis dengan cara memberikan batas area terlebih dahulu untuk daerah kerja kamera pada *software CAM WIZARD*. Ketika ada gerakan yang melewati batas area tersebut, maka *software CAM WIZARD* akan mengambil gambar secara otomatis dan menyimpannya di komputer. Berikut adalah tampilan s*oftware CAM WIZARD* yang diinstal di komputer dan digunakan sebagai sistem monitoring ruangan.



Gambar 3.22 *Tampilan Software CAM WIZARD*

3.2.2 *Capture Osilloscope*

Capture Osilloscope merupakan *software* bawaan dari osiloskop digital tipe GDS-810. *Software* ini digunakan untuk melihat proses pengiriman sinyal gambar, mulai dari *output* kamera sampai gambar tersebut dapat tampil di komputer. Berikut adalah tampilan *software* osiloskop tipe GDS-10.



Gambar 3.23 *Tampilan Software Osiloskop*

Software "Capture Oscilloscope" diinstal di komputer. Kemudian komputer dengan osiloskop dihubungkan menggunakan kabel serial atau DB9. Berikut adalah kabel DB9 yang dirancang.



Gambar 3.24 *Kabel Serial DB9*

Sesudah terjadi koneksi dan sinkronisasi, maka gambar sinyal, *volt* serta *time* yang tampil di osiloskop dapat diambil langsung menggunakan s*oftware "Capture Oscilloscope"* di komputer. Hasil pengambilan gambar tersebut dapat di*print* langsung atau disimpan di komputer dengan format gambar JPEG.