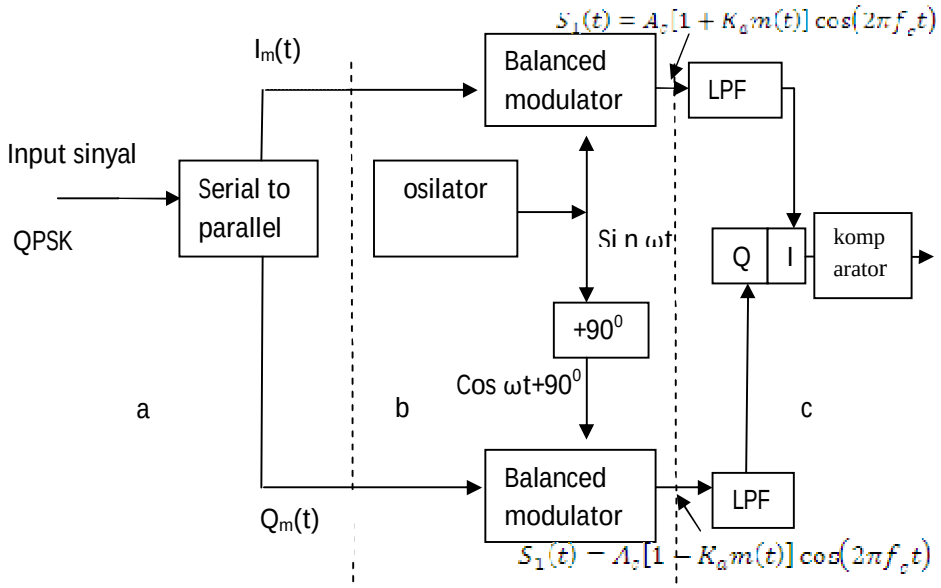
BAB III

PERANCANGAN DAN PEMBUATAN SISTEM

3.1 Gambaran Umum

Dalam tugas akhir ini akan merancang sebuah demodulator QPSK untuk melakukan proses demodulasi terhadap sinyal yang termodulasi. Dalam perancangan dan pembuatan sistem ini, blok diagram yang akan dirancang adalah seperti ditunjukan pada Gambar 3.1 Blok Diagram Demodulator



Gambar 3.1 Blok Diagram Demodulator

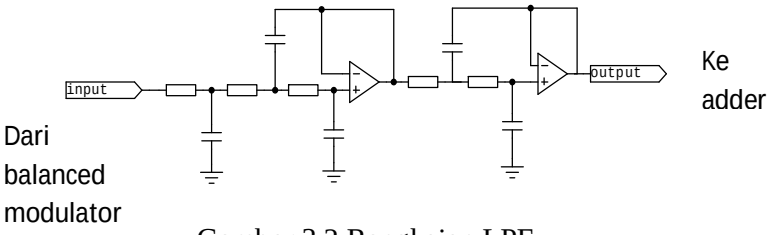
Keterangan gambar :

a. Pada bagian (a) merupakan input pada demodulator, yang berupa sinyal termodulasi yaitu sinyal QPSK. Sinyal QPSK ini merupakan input untuk demodulator QPSK, yang nantinya akan diproses menjadi sinyal asli berupa sinyal data biner.

b. Pada bagian (b) merupakan output dari balanced modulator. Pada bagian ini sinyal yang keluar berupa sinyal yang sudah terpisah antara sinyal carrier dan sinyal informasi. Hal ini dikarenakan sinyal pembawa dari QPSK dihilangkan dengan menggunakan osilator RC di penerima yang nilainya sama atau identik dengan osilator dibagian modulatornya..
c. Pada bagian (c) merupakan output dari balanced modulator yang sudah berupa data tapi masih ada noise yang diakibatkan oleh frekuensi tinggi sehingga harus menggunakan filter. Filter yang digunakan adalah LPF, sinyal yang keluar dari LPF yang masuk pada kanal Q dan I lalu masuk pada rangkaian penjumlah lalu masuk pada komparator dan setelah di komparator sinyalnya akan seperti sinyal aslinya (input data)

3.2 Perancangan LPF

Pada pembuatan demodulator ini, LPF yang digunakan adalah menggunakan tipe Butterworth. Pada LPF, frekuensi yang diloloskan adalah 32 KHz, saat respon filter hampir mencapai nol maka filter tidak akan memasukan frekuensi diatas 32 KHz. Hal ini untuk menjaga agar keluaran pada demodulator menjadi sinyal yang diinginkan. Atau agar tidak ada frekuensi tinggi lagi yang mengakibatkan keluaran menjadi kurang sempurna. Rangkaian dibawah ini adalah rangkaian pada LPF.



Gambar 3.2 Rangkaian LPF

Untuk menghitung frekuensi cut off dilakukan perhitungan seperti :

$C_1 = 1{,}753 \quad C_2 = 1{,}354 \quad C_3 = 0{,}4214$

$C_{12} = 3{,}235 \quad C_{22} = 0{,}3090$

$Z = 30\ K\Omega$

$FSF = 2\pi fc$

2π x 32 KHz

64 x π KHz = 200,96 KHz

$$C'_1 = \frac{1{,}753}{(200{,}96x30)10^6} = \frac{1{,}753}{6028{,}8}10^{-6} = 2{,}9.10^{-10} = 290\ PF$$

$$C'_2 = \frac{1{,}354}{(200{,}96x30)10^6} = \frac{1{,}354}{6028{,}8}10^{-6} = 2{,}24.10^{-10} = 224\ PF$$

$$C'_3 = \frac{0{,}4214}{(200{,}96x30)10^6} = \frac{0{,}4214}{6028{,}8}10^{-6} = 6{,}98.10^{-10} = 69{,}8\ PF$$

$$C'_{12} = \frac{0{,}4214}{(200{,}96x30)10^6} = \frac{0{,}4214}{6028{,}8}10^{-6} = 5{,}36.10^{-10} = 536\ PF$$

$$C'_{22} = \frac{0{,}3090}{(200{,}96x30)10^6} = \frac{0{,}3090}{6028{,}8}10^{-6} = 5{,}12.10^{-10} = 51{,}2\ PF$$

Maka dapat diketahui nilai-nilainya, yaitu ;

$C_1 = 1{,}753 \quad C_2 = 1{,}354 \quad C_3 = 0{,}4214$

C12 = 3,235 C22 = 0,3090

$'_1$ = 290 PF, $'_2$ = 224 PF, $'_3$ = 69,8 PF, $'_{12}$ = 536 PF, $'_{22}$ = 51,2 PF

3.3 Rangkaian Penggeser Phasa

Untuk mendapatkan sinyal pembawa yang berbeda phasa 90^0 antara yang satu dengan yang lain, maka gelombang pembawa pada balanced modulator digeser phasanya sebesar 90^0. Untuk penggeser phasa 90^0 direalisasikan dengan menggunakan LM 356 .seperti pada gambar dibawah ini. Karena amplitudo keluaran pada penggeser fasa menjadi turun maka diakhir rangkaian ini ditambahkan rangkaian penguat menggunakan LM356, agar medapatkan penggeseran fasa mendekati 90^0. Pergeseran fasa dapat ditentukan sudutnya dengan menggunakan persamaan dibawah ini

$$= \quad (2 \quad 1 \; 1) \qquad (3.1)$$

Untuk mendapatkan pergeseran fasa 90^0 pada rangkaian ini maka dapat dihitung :

$90^0 = \quad ^{-1}(2 \quad 1 \; 1)$

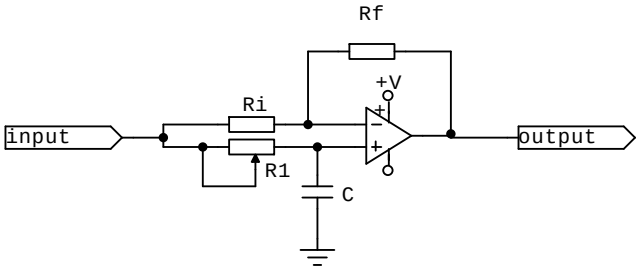
$90^0 = \quad ^{-1} \; 6{,}28.1.10^6. \quad 1.0{,}1.10^{-6}$

$90^0 = \quad ^{-1}(6{,}28. \quad 1)$

$6{,}3 = 0{,}628 \quad 1$

$$1 = \frac{6{,}3}{0{,}628} = 10{,}032 \quad h$$

Karena nilai resistor 10,032 tidak ada yang pas nilainya, maka dalam hal ini menggunakan variabel resistor yang nilainya sebesar 50 KΩ.

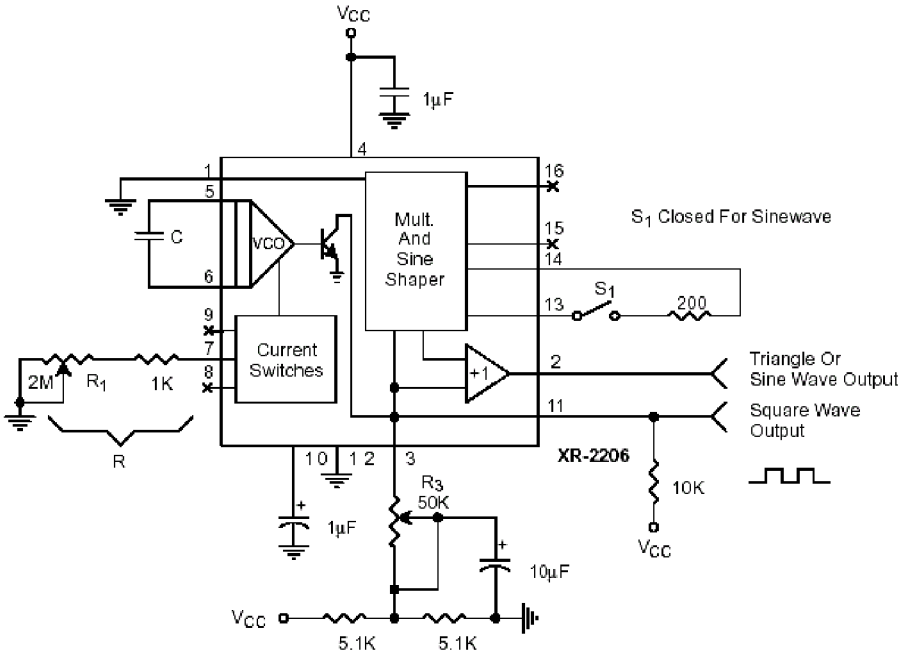


Gambar 3.3 Rangkaian Penggeser Fasa 90^0

3.4 Osilator

Untuk memisahkan frekuensi pembawa pada sinyal termodulasi maka dibutuhkan osilator di penerima agar sinyal pembawa dan input data dapat dipisahkan. Dalam realisasinya,untuk mendapatkan osilasi atau frekuensi keluaran sebesar 1 MHz, maka digunakan rangkaian osilator berbasis XR2206, dengan output berbentuk sinusoida. Untuk mendapatkan fasa dengan berbeda sudut sebesar 90^0 maka dalam realisasi alatnya digunakan sebuah penggeser fasa 90^0 dengan menambahkan rangkaian penguat didalamnya agar bisa melakukan pergeseran fasa. Persamaan untuk mendapatkan frekuensi sebesar 1 MHz yaitu :

=— (3.2)



Gambar 3.4 Rangkaian Osilator Frekuensi 1MHz

Frekuensi osilasi bisa ditentukan dengan menggunakan rumus seperti persamaan diatas, yaitu nilai kapasitor antara pin 5 dan 6, dan resistor antara pin 7 dan pin 8 ditentukan salah satunya sebagai syarat perhitungan frekuensi yang akan diperoleh.

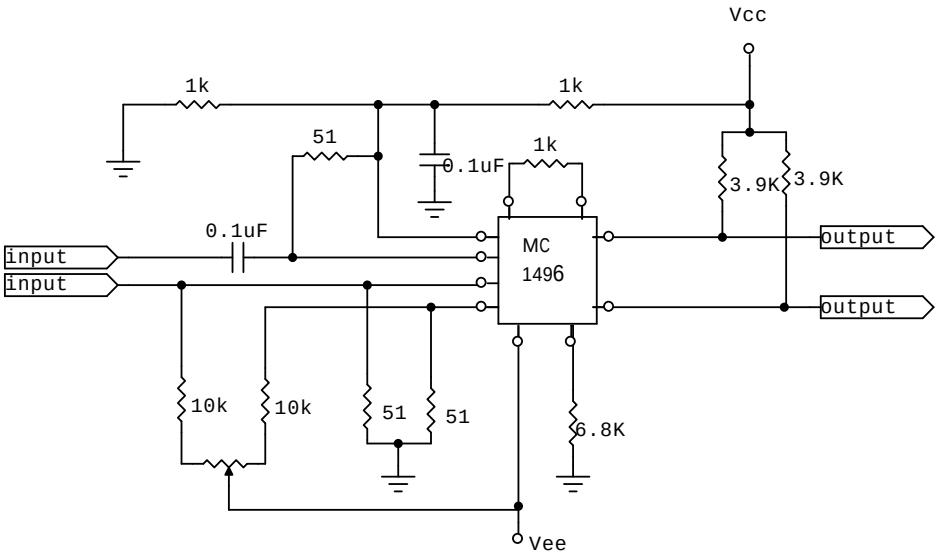
- Langkah-langkah perhitungan :

Untuk mendapatkan frekuensi yang diinginkan pada tugas akhir ini ditentukan nilai kapasitornya sebesar 47nano farad, lalu dicari nilai R-nya

Dalam realisasi alatnya menggunakan variabel resistor 5 Kohm.

3.5 Balanced Modulator

Balanced modulator ini digunakan untuk menghasilkan sinyal *double sideband suppressed carrier* (DSB-SC). Perancangan balanced modulator 1 dan balanced modulator 2 ini berkaitan dengan kesederhanaan ranagkaian denodulator yang akan direalisasikan dengan unjuk kerja yang realatif baik terutama dalam menghilangkan frekuensi pembawa dari QPSK masukannya.



Gambar 3.5 Rangkaian Balanced Modulator

Penguatan yang terjadi pada balanced modulator ini bisa ditentukan dengan menggunakan persamaan :

$$= - = \frac{}{} \quad (3.3)$$

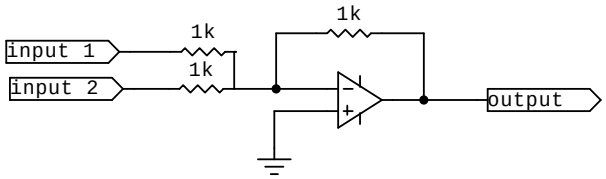
Dimana $= \frac{(\quad)}{(\quad)}$ (3.4)

Untuk re diketahui pada saat pengukuran pada balanced modulator sebesar 1,6 mV, dimana nilai ini didapat dari datasheet MC1496 sebagai rancangan awal penguatan balanced modulator 1 dan balanced modulator 2.

Maka AVS = $\frac{3{,}9.103}{1.103} + 2.(\frac{26}{1{,}6}) = 3{,}77$ kali penguatan.

3.6 Rangkaian Penjumlah

Rangkaian ini digunakan untuk menjumlahkan data keluaran dari balanced modulator ke 1 dan 2 atau kanal Q dan I, sehingga didapatkan keluaran data asli. Untuk realisasinya pada rangkaian ini menggunakan IC op-amp 741. Seperti diperlihatkan pada Gambar 3.6 Rangkaian Penjumlah



Gambar 3.6 Rangkaian Penjumlah

Pada Gambar 3.6 Rangkaian Penjumlah Vo merupakan penjumlahan dari input 1 dan input. Pada titik temu input1 dan input 2 merupakan titik penjumlahan. Hal ini bisa dituliskan dengan persamaan :

$$= -(\ _1 + \ _2) \quad (3.5)$$

Dan untuk menghitung arus dapat dituliskan :

$_1 = \frac{}{1}$; $_2 = \frac{}{2}$ (3.6)

$$VInphase = \frac{Rf}{Ra} Va \quad (3.7)$$

$$VQiphase = \frac{Rf}{Rb} Vb \quad (3.8)$$

$$Vout = Rf\left(\frac{1}{Ra} Va + \frac{1}{Rb} Vb\right) \quad (3.9)$$

Dan bila Rf = Ra = Rb maka persamaan :

$$Vout = (Va + Vb) \quad (3.10)$$

Adapun cara perhitungannya dapat ditentukan dengan cara sebagai berikut : kita asumsikan nilai-nilai yang didapatkan pada perancangan.

Rf = 15 KΩ

Ra = 15 KΩ

Rb = 15 KΩ

Va = Vb = 1.8 V

$$VInphase = \frac{Rf}{Ra}.Va$$

$$= \frac{15k\Omega}{15k\Omega}.1{,}8$$

= 1,8 Volt

$$VQiphase = \frac{Rf}{Ra}.Va$$

$$= \frac{15k\Omega}{15k\Omega}.1.8$$

=1,8 Volt

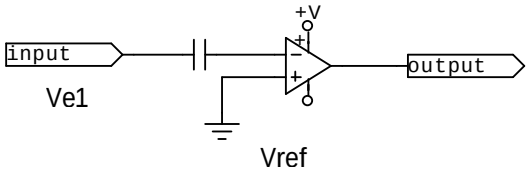
$$Vout = (VI + VQ)$$

$$Vout = (1.8 + 1.8)$$

$$= 3.6Volt$$

3.7 Rangkaian Komparator

Rangkaian ini digunakan untuk memperbaiki sinyal data yang masuk agar lebih bersih bentuk sinyal datanya yang diakibatkan oleh frekuensi intewrferensi berupa frekuensi tinggi. Dalam pelaksanaannya rangkaian ini menggunakan IC op-amp 741 seperti terlihat pada Gambar 3.7 Rangkaian Komparator



Gambar 3.7 Rangkaian Dasar Komparator

Komparator pada rangkaian ini menggunakan IC op-amp, rangkaian ini digunakan untuk membandingkan tegangan input E1 dengan tegangan referensi. Dimana E1

tegangannya diatas Vref, Vo sama dengan (+)Vsat. Ini karena tegangan pada input (+) lebih positif dibandingkan tegangan pada input (-)